Niveau(x) d'enseignement: 4 Numéro EDUQ : 8170842
Centre d'intérêt: 97

Joyal, Louis-R.

Centre d'intérêt système de récupération automatique : approche pédagogique par la méthode des centres d'intérêt au secteur professionnel en électrotechnique : document de l'élève / Louis-R. Joyal . -- Trois-Rivières : Université du Québec à Trois-Rivières, 1981.
iii, 47, 13 f. : graph. ; 28 cm. -- (Publications / PPMEP-UQTR)

Titre de la couv. Secondaire professionnel, électrotechnique, électricien d'entretien dans l'industrie (236.600). Bibliographie: f. 16.

Cote Dewey: 621.3'0712'714/J88c Cote LC: TK/165

Descripteur(s): *Techniques physiques *Matériel didactique *Guide de l'étudiant *Secondaire (Niveau)

Identificateur(s) de sujet: *Electrotechnique 236-600 *Enseignement intégré *Centre d'intérêt

Matériel didactique destiné aux élèves en électrotechnique du secondaire suivant le profil 236-600, "électricien d'entretien dans l'industrie", selon l'approche par centre d'intérêt. Cette approche consiste en un enseignement où les activités d'apprentissage sont programmées à partir d'un sujet d'étude représenté par un projet concret. Ce dernier est retenu en fonction de son intérêt pour l'apprenant et en relation avec les exigences des milieux professionnels. Il s'agit d'un enseignement intégré utilisant les contenus des modules comme des outils par rapport à un thème précis en rapport avec le profil visé.

Le document de l'élève traite de l'objet technique lui-même: le système de récupération automatique. Il présente les diverses étapes de sa réalisation, depuis le cahier des charges jusqu'à la vérification finale. Des annexes portent sur les circuits imprimés et sur les caractéristiques techniques des composants utilisés.

Type de document: d
Notice(s) connexe(s): 8170841
Financement: Bénéficiaire - Université du Québec à Trois-Rivières
Organisme(s) source(s) - MEQ - DGES
Programme(s) de subvention - PPMEP
Auteur de l'analyse: ar

E D U Q 8170842

APPROCHE PEDAGOGIQUE PAR LA METHODE DES CENTRES D'INTERET AU SECTEUR PROFESSIONNEL EN ELECTROTECHNIQUE

LOUIS R. JOYAL

CENTRE D'INTERET

SYSTEME DE RECUPERATION AUTOMATIQUE

Document de l'élève
Mai 1981

Publications PPMEP-UQTR

E D U Q 8170842

CENTRE D'INTERET

INSTALLATION D'UN SYSTEME DE RECUPERATION AUTOMATIQUE

Niveau : Secondaire professionnel

Spécialité: Electrotechnique

Profil : Electricien d'entretien dans l'industrie (236.600)

Cette recherche a été réalisée grâce à une subvention du ministère de l'Education du Québec au programme de perfectionnement des maîtres de l'enseignement professionnel (PPMEP) de l'Université du Québec à Trois-Rivières.

Mai 1981

Document de l'élève

INFORMATION PRELIMINAIRE

En octobre 1979, la Direction générale de l'enseignement supérieur du ministère de l'Education du Québec autorisait le projet de recherche intitulé "Approche pédagogique par la méthode des centres d'intérêt au niveau secondaire professionnel en électrotechnique".

La première phase du projet prévoyait l'analyse des programmes et des enseignements tels que dispensés au niveau secondaire en électrotechnique. Cette analyse avait pour but d'en arriver à définir l'approche pédagogique d'un enseignement, à partir d'un centre d'intérêt (C.I.).

Après différents essais de définition de cette approche pédagogique, l'équipe de recherche a retenu la suivante: "l'approche pédagogique par centre d'intérêt est un enseignement où les activités d'apprentissage sont programmées, à partir d'un sujet d'étude représenté par un projet concret retenu en fonction de son intérêt pour celui-qui-apprend et en relation avec les exigences des milieux industriels, afin que les capacités à acquérir telles les informations, habiletés intellectuelles ou motrices, attitudes et habitudes expérimentales soient désirées, parce qu'elles sont celles exigées par la profession".

La deuxième phase de ce projet consistait à identifier des modules possédant une programmation favorable à l'expérimentation d'un centre d'intérêt. Cette démarche a permis de choisir d'expérimenter cette approche pédagogique dans un premier temps, au niveau secondaire V avec le profil "dépanneur d'appareils électroniques domestiques II" et dans un deuxième temps, au niveau secondaire V supplémentaire avec le profil "électricien d'entretien dans l'industrie".

La troisième phase visait à établir des contacts avec plusieurs établissements de niveau secondaire de la région 04 et choisir l'endroit le plus favorable au développement d'un tel projet. La polyvalente De-La-Salle de Trois-Rivières fut notre choix.

La quatrième phase visait à développer des centres d'intérêt avec guides pédagogiques après l'analyse de différents objets techniques. Pour le premier centre d'intérêt, nous avons choisi un amplificateur de puissance de 10 watts et pour celui-ci nous avons choisi un système de récupération automatique.

Deux documents pédagogiques importants accompagnent ce centre d'intérêt. Le document I appartient au professeur.

Le document II appartient à l'élève. Ce document technique traite de l'objet technique, c'est-à-dire du système de récupération automatique. Nous retrouvons dans ce document toutes les étapes de réalisation, en débutant par le cahier des charges de l'objet jusqu'à l'étape de la vérification finale. De plus, on y retrouve en annexes, les techniques des circuits imprimés, des méthodes de fabrication des circuits imprimés en série et les caractéristiques techniques des composants utilisés.

Ce document fait donc partie de l'ensemble pédagogique du centre d'intérêt dont l'objet technique est un système de récupération automatique. Cet ensemble est composé, outre du guide pédagogique destiné à l'élève, de la maquette et du guide pédagogique destiné au professeur.

TABLE DES MATIERES

PROBLEMATIQUE 1

SYSTEME DE RECUPERATION AUTOMATIQUE

Vue isométrique du système 2
Nomenclature des composants 3
Principe général de fonctionnement 4

EXTRAIT DU CAHIER DES CHARGES 5

1. Clauses techniques 5

2. Descriptif 5

2.1 Transport 5
2.2 Alimentation 6
2.3 Triage 6
2.4 Transbordement et récupération 7
2.5 Signalisation 7

3. Fonctionnement 8

3.1 Transport 8
3.2 Alimentation 10
3.3 Triage 12
3.4 Transbordement et récupération 15

4. Signalisation 17

5. Mise en service de l'installation 17

6. Protection de l'installation et du moteur. . . 17

SYSTEME ELECTRONIQUE DE LA MACHINE 18

SYSTEME DE DISTRIBUTION PNEUMATIQUE 19

BLOC D'ALIMENTATION

Schéma de raccordement 20
Circuit imprimé vue côté cuivre 21
Implantation des composants 21

CONTROLE DE VITESSE DU MOTEUR

Schéma de raccordement 22
Circuit imprimé vue côté cuivre 23
Implantation des composants 23

SIGNALISATION DE LA PHASE RECUPERATION

A. Circuit avertisseur visuel 24
B. Circuit d'alarme sonore 24
Circuit d'arrêt du moteur 25

INTERFACE 26

- ANNEXE I: Techniques des circuits imprimés
- ANNEXE II: Méthodes de fabrication des circuits imprimés en série
- ANNEXE III: Caractéristiques techniques

PROBLEMATIQUE

Notre manufacture de meuble reçoit en ballot des pièces de bois en acajou carré dont l'arête est de 5 cm et de longueur pouvant varier de 240 à 245 cm.

Comme on doit couper chaque pièce à une longueur respective de 225 cm, ceci implique que les rebuts de bois peuvent varier en longueur de 15 à 20 cm.

Compte tenu que les pièces de bois de 18 cm et plus de longueur peuvent être utilisées dans notre chaîne de fabrication et du coût sans cesse croissant de ce produit, nous désirons trier et récupérer ces rebuts.

Une amorce de l'étude du procédé de triage et de récupération a déjà été entreprise par nos techniciens, mais des contraintes de temps et d'argent nous empêchent de terminer cette étude.

Vous trouverez ci-joint le document "Extrait du cahier des charges" contenant: "les clauses techniques (les besoins spécifiques et les différentes normes auxquels doit répondre la machine), le descriptif (le type de matériel que nous désirons utiliser), le fonctionnement, la signalisation, la mise en service de l'installation et la protection de l'installation et des moteurs"; vous trouverez aussi d'autres documents et notices techniques produits par nos techniciens lors de leur étude

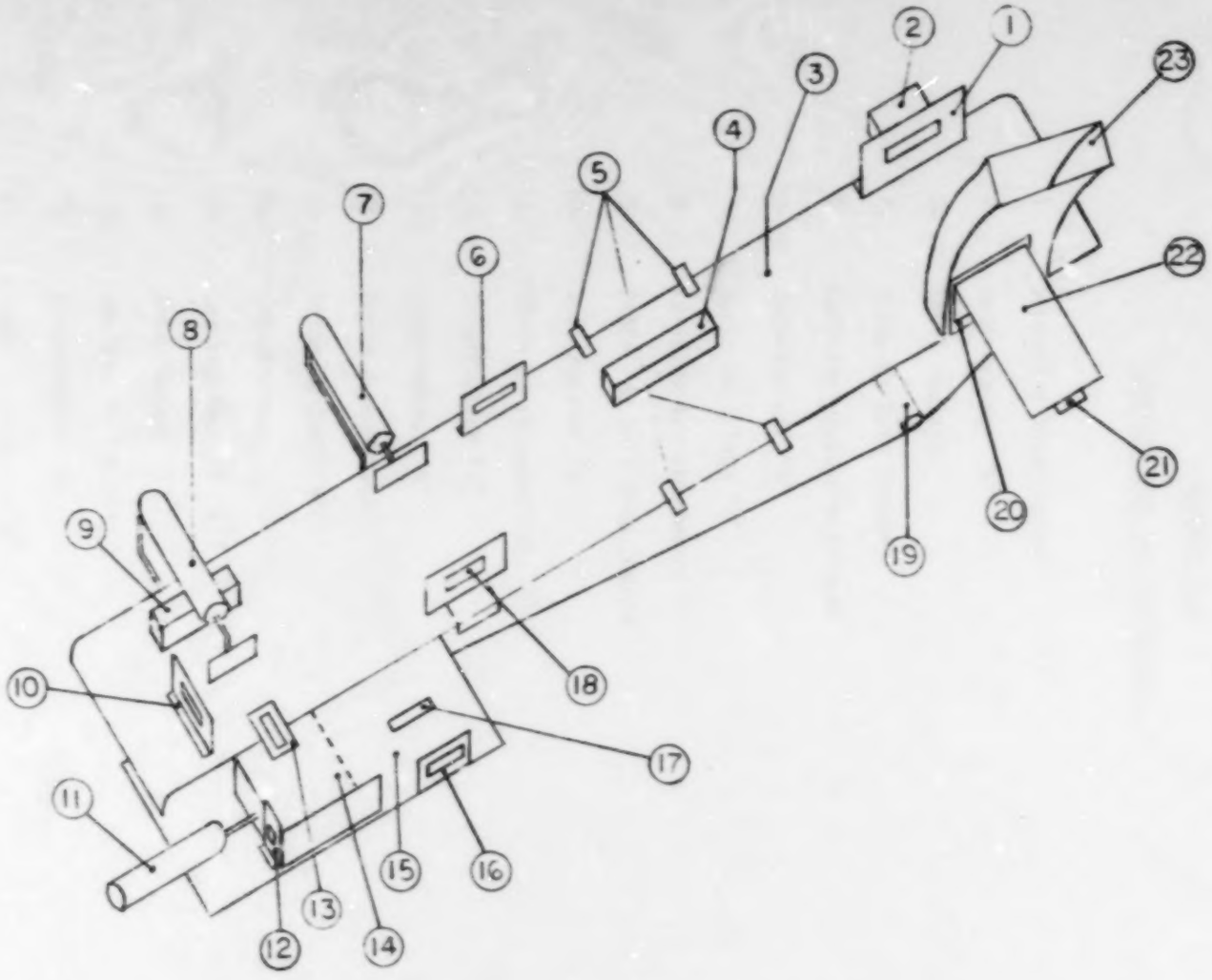
Nous vous proposons de finaliser l'étude et la réalisation du système mécanique, logique, électronique et pneumatique de la machine.

Il est entendu que s'il y a acceptation de votre part:

- vous effectuerez les travaux d'installation qui comprennent la fourniture, la pose et la mise en oeuvre des équipements.

- vous nous fournirez les études, les plans et les notices nécessaires à l'exécution de son installation et à son entretien.

Dans l'attente d'une réponse favorable de votre part, veuillez agréer, Monsieur le professeur, l'expression de mes salutations distinguées.



SCHEMA DE FONCTIONNEMENT	SYSTEME DE RECUPERATION AUTOMATIQUE	DATE: AVRIL 81

SYSTEME DE RECUPERATION

AUTOMATIQUE

NOMENCLATURE DES COMPOSANTS

1- Support d'interrupteur

2- Interrupteur "b"

3- Tapis roulant

4- Pièce de bois longue

5- Cellules photo-électriques

6- Interrupteur "e"

7- Vérin de triage "X"

8- Vérin de transbordement "Y"

9- Pièce de bois trop courte

10- Interrupteur "g"

11- Vérin de récupération "Z"

12- Interrupteur "i"

13- Interrupteur "h"

14- Poste de comptage

15- Poste de cueillette

16- Interrupteur "j"

17- Interrupteur "k, k^1"

18- Interrupteur "f"

19- Rouleau de tension

20- Interrupteur "a"

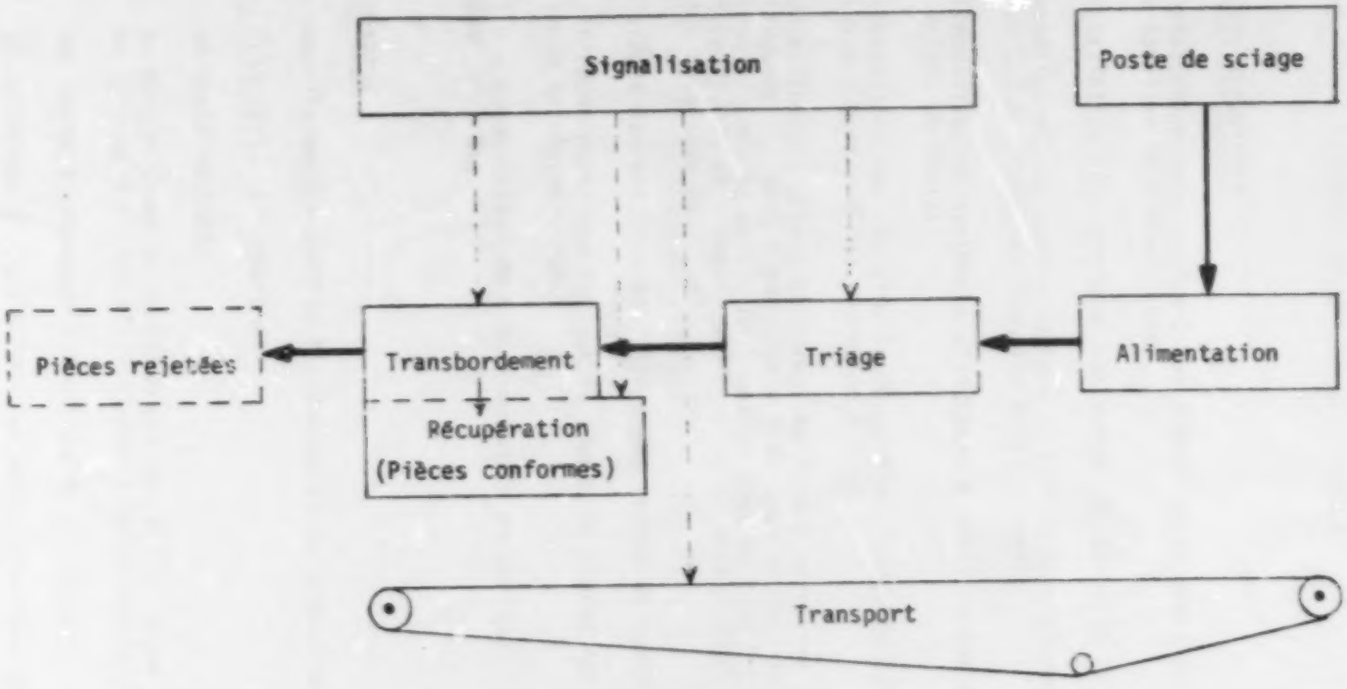
21- Support du vérin "W"

22- Vérin "W"

23- Goulotte

SYSTEME AUTOMATIQUE DE RECUPERATION

PRINCIPE GENERAL DE FONCTIONNEMENT



EXTRAIT DU CAHIER DES CHARGES

1- CLAUSES TECHNIQUES

- L'installation sera conforme aux normes en vigueur, notamment au code canadien de l'électricité.
- L'installation sera conforme aux normes de sécurité industrielles.
- Le matériel mis en oeuvre portera la marque de conformité aux normes C.S.A. (Canadian Standard Association).
- L'alimentation du système s'effectuera à partir d'une source de 110 volts, 60 hertzs.
- L'alimentation des circuits logiques électriques du système s'effectuera à partir d'une source de 5 V cc.
- La détection des pièces conformes se fera à partir de cellules infrarouges, dont l'émetteur est du type 40 CA4, le récepteur du type 47 CN4, le module de fonction tout ou rien embrochable de de type 22 DJ3 et l'embase universelle de modèle 4000. (Réf: Photo switch catalogue P6-711-F).
- Les pièces devront être récupérées par groupe de quatre.
- Un afficheur numérique indique le nombre de pièces qu'il y a sur la table de récupération.
- S'il y a accumulation de pièces au poste de cueillette le tapis roulant s'arrête.

2- DESCRIPTIF

Le système comporte quatre parties distinctes et la signalisation.

2.1 Transport. Il comprend:

- un tapis roulant;
- un moteur shunt cc fonctionnant sur 110 V. d'une puissance de 1/17 de H.P. est utilisé pour l'entraînement du tapis;
- une boîte d'engrenage réductrice de vitesse;
- un mécanisme d'entraînement du tapis (courroie, poulie, engrenage, chaîne etc...)
- un interrupteur de mise sous tension du système.

2.2 Alimentation. Elle comprend:

- une goulotte;
- un vérin pneumatique "W";
- un circuit pneumatique pour alimenter le vérin;
- un interrupteur "a" détecteur de pièces;
- un interrupteur "b" de fin de course;
- un circuit logique électronique pour la commande automatique du vérin;
- un circuit d'interface.

2.3 Triage. Il comprend:

- deux cellules infrarouges dont l'émetteur est du type 40 CA4, le récepteur de type 47 CN4, l'embase universelle de modèle 4000 et le module de fonction tout ou rien embrochable de type 22 DJ3;
- un vérin pneumatique;
- un circuit pneumatique pour alimenter le vérin;
- un interruptuer "e" de commande du vérin "X";
- un interrupteur "f" de fin de course;
- un circuit logique électronique pour la commande automatique du vérin;
- un circuit d'interface;

2.4 Transbordement et récupération. Il comprend:

- une table de récupération;
- un vérin pneumatique "Y" acheminant les pièces de bois conformes sur la table de récupération;
- un circuit pneumatique pour alimenter le vérin "Y";
- un interrupteur "g" de commande du vérin "Y";
- un interrupteur "h" de fin de course du vérin "Y" et de commande du compteur;
- un interrupteur "i" d'arrêt du vérin "Y";
- un vérin pneumatique "Z" poussant, par groupe de quatre, les pièces de bois conformes au poste de récupération;
- un circuit pneumatique pour alimenter le vérin "Z";
- un interrupteur "j" de retour du compteur à zéro et de retour du vérin "Z";
- un circuit logique électrique pour la commande automatique des vérins "Y" et "Z";
- un circuit d'interface.

2.5 Signalisation. Elle comprend:

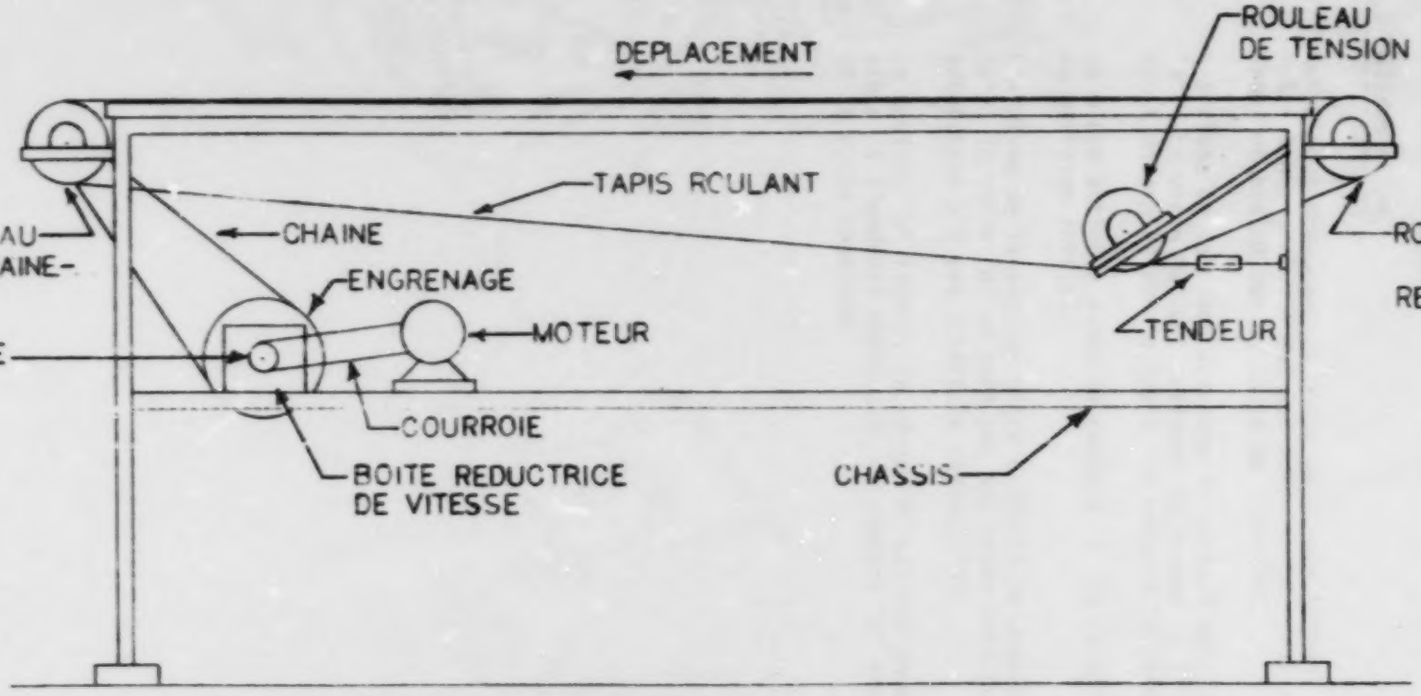
- six voyants lumineux indiquant le bon fonctionnement de chacune des parties du système;
- un klaxon;
- un afficheur numérique;
- un circuit d'arrêt du moteur.

3- FONCTIONNEMENT

Le fonctionnement globale est bien illustré par la vue isométrique et le schema-bloc du système.

3.1 Transport.

- Les pièces de bois seront acheminées du poste de sciage au poste de récupération par l'intermédiaire d'un tapis roulant. La commande de ce dernier se fera à partir de plusieurs endroits par capteurs.



SCHEMA DE FONCTIONNEMENT	TRANSPORT	
		DATE: AVRIL 81

3.2 Alimentation.

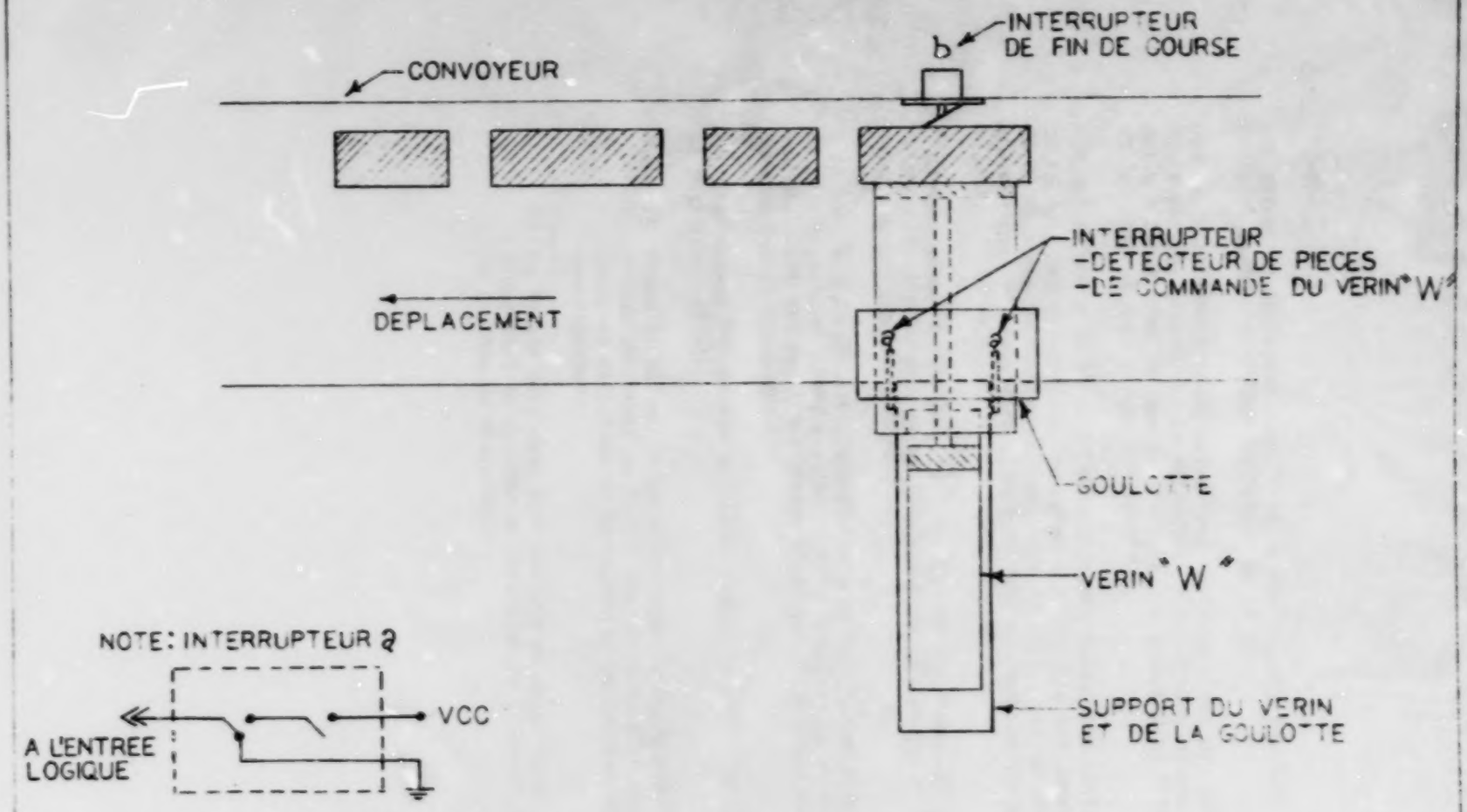
- Les pièces provenant du poste de sciage tombent dans un bac relié à une goulotte qui les achemine par gravité à un endroit déterminé sur la table de transfert

- L'arrivée de la pièce actionne le contact détecteur de pièce "a". Le vérin "W" est actionné et pousse la pièce à un endroit déterminé sur le tapis, le contact "a" est alors libéré.

- La pièce actionne alors le contact "b" et le vérin revient à sa position initial.

- L'arrivée de la seconde pièce actionne de nouveau le contact "a" , le vérin "W" ne sera pas actionnée tant que la pièce précédente n'a pas libéré le contact "b".

- Le contact "b" libéré, le vérin "W" est actionné et pousse la pièce à l'endroit approprié, le contact "a" est alors libéré et le cycle continue.



SCHEMA DE FONCTIONNEMENT

ALIMENTATION

DATE: AVRIL 81

3.3 Triage.

- Les pièces se déplaçant avec le tapis roulant coupent deux cellules photo-électriques distantes de 18 cm.

- Les cellules fonctionnent quand leur faisceau n'est pas intercepté par les pièces qui se déplacent, c'est-à-dire qu'une cellule fonctionne lorsque son faisceau se trouve dans l'intervalle séparant deux pièces consécutives.

- Lorsqu'une pièce de 18 cm et plus apparaît devant les cellules, on obtient une information indiquant que la pièce est conforme et cette pièce devra être déplacée sur le tapis, par un vérin pneumatique "X", pour être acheminée vers le poste de récupération.

- L'analyse graphique de la page 13 représente les états des cellules photo-électriques et de l'information "F" au fur et à mesure du passage des pièces.

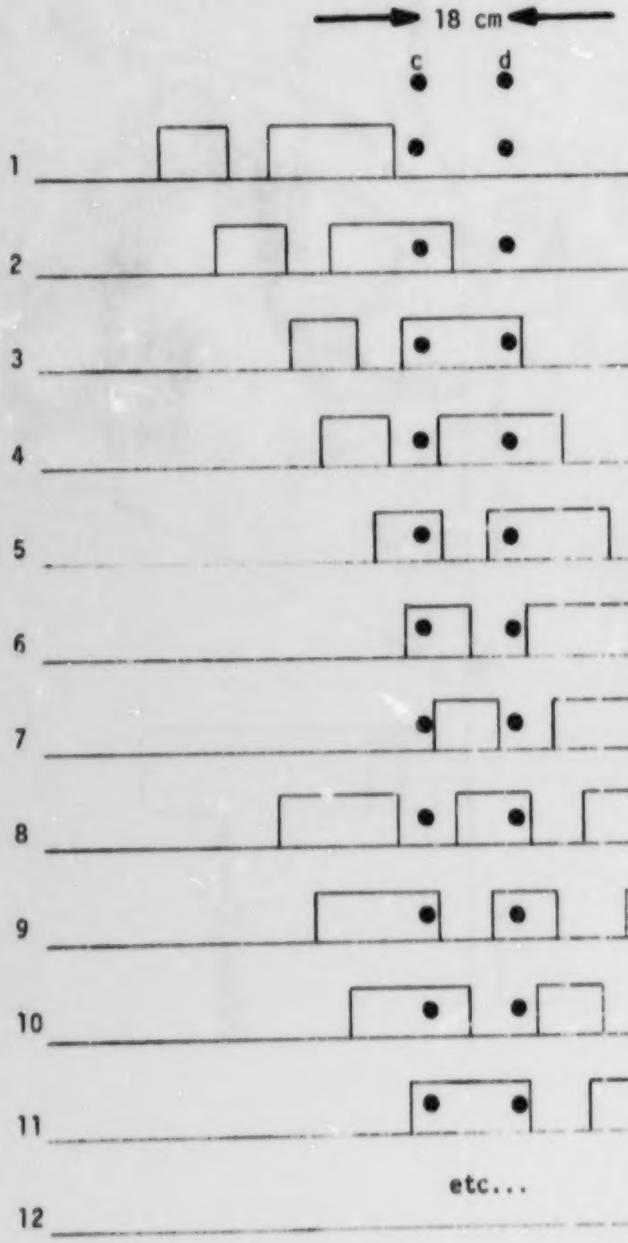
- A la sortie des cellules photo-électriques toutes les pièces de bois actionnent l'interrupteur "e" de commande du vérin "X" qui déplacera seulement les pièces conformes à un endroit déterminé sur le tapis roulant.

- Un interrupteur "f" de fin de course ramène le vérin "X" dans sa position initiale.

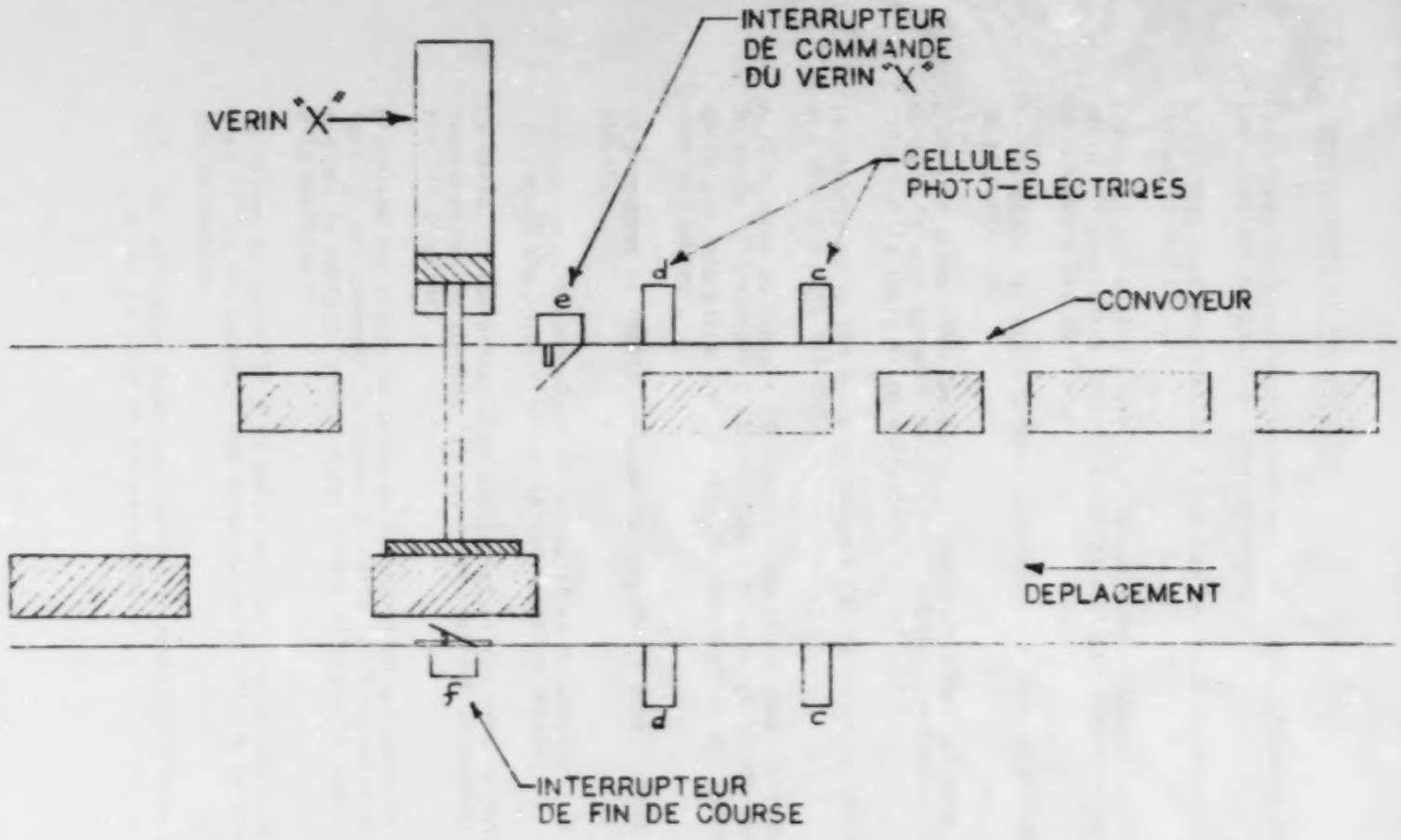
N.B. 1) Comme l'indique la table et comme le déplacement des pièces conformes se fait à une certaine distance du poste de détection on doit prévoir un système de mémorisation.

2) Le triage doit donc être analysé en deux étapes, d'une part le système de détection et d'autres part le système de déplacement.

ANALYSE GRAPHIQUE DE L'ETAT DES CELLULES



Cellule c	Cellule d	Info. F
1	1	0
0	1	0
0	0	1
1	0	0
0	0	0
0	1	0
1	1	0
1	0	0
0	0	0
0	1	0
0	0	1



SCHEMA DE FONCTIONNEMENT	TRIAGE	
		DATE: AVRIL 81

3.4 Transbordement et récupération

- Les pièces conformes sont acheminées par l'intermédiaire du tapis roulant au poste de transbordement.

- Les pièces sont poussées une à une sur la table de récupération par un vérin "Y".

- Lorsqu'il y a quatre pièces sur la table de récupération un vérin "Z" pousse les quatre pièces au poste de récupération ou un manoeuvre les cueille.

- Voyons étape par étape comment s'effectue le transbordement et la récupération.

- L'arrivée d'une pièce au poste de transbordement, actionne le contact "g" qui commande le vérin "Y", ce dernier pousse la pièce sur la table de récupération.

- Le passage de la pièce sur le contact "h" fait que ce dernier est actionné puis relâché.

- A la relâche du contact "h" deux informations sont fournies: le vérin "Y" retourne à sa position d'origine et l'information qu'il y a une pièce sur la table de récupération est entrée dans le compteur.

- Le processus se répète tant que le compteur n'a pas compté quatre pièces.

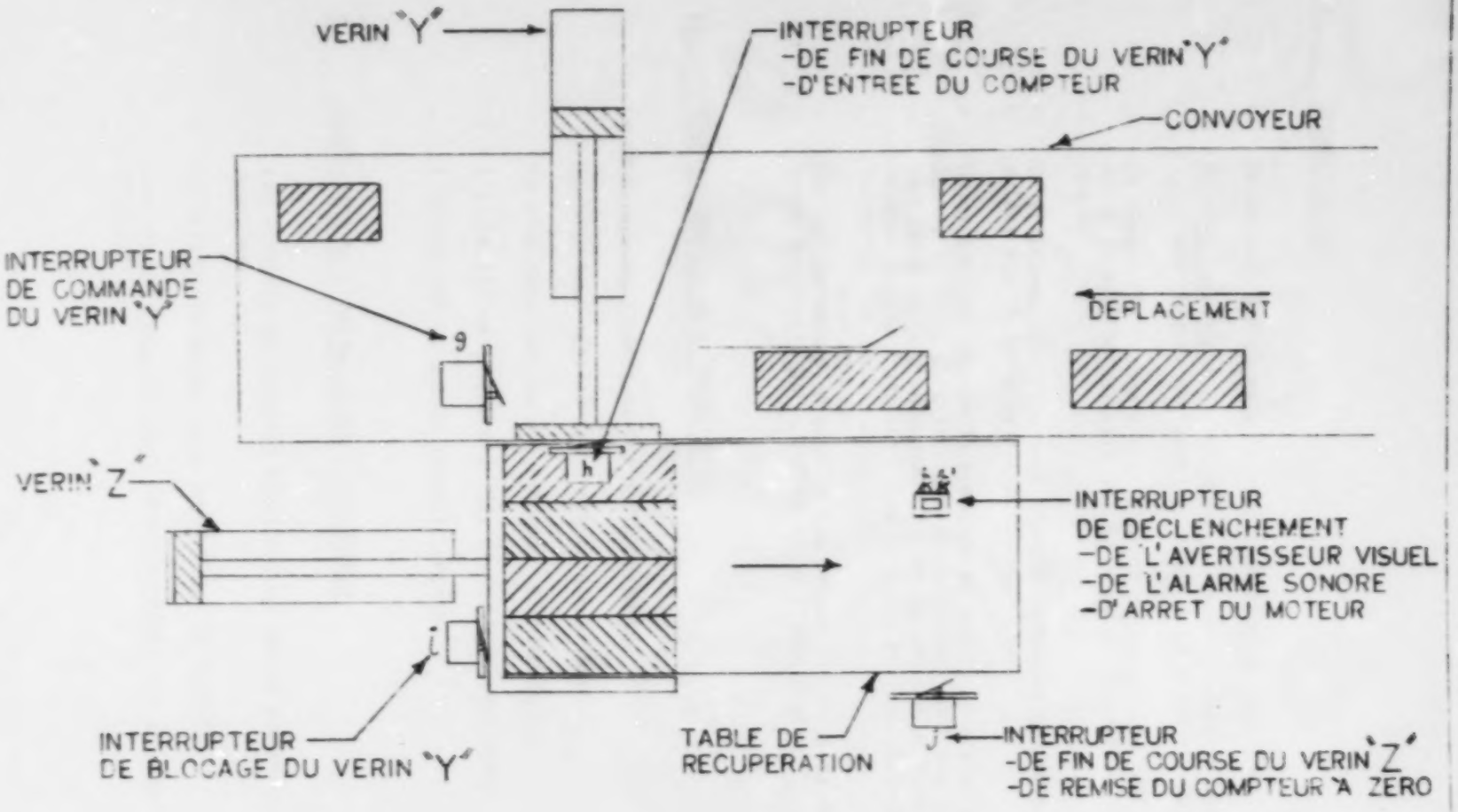
- Dès que la quatrième pièce est enregistrée au compteur, le vérin "Z" reçoit une information et la récupération débute.

- Le vérin "Z" est actionné et pousse les pièces vers le poste de récupération, le contact "i" est alors relâché et empêche le vérin "Y" d'opérer.

- L'arrivée des pièces au poste de récupération actionne le contact "j" qui commande le retour du vérin "Z" à sa position d'origine, le contact "j" est alors libéré et place le compteur à la position 0.

- Le retour du vérin "Z" à sa position d'origine actionne le contact "i" ce qui permet l'opération du vérin "Y", et le processus recommence.

  N.B. Un afficheur numérique indique le nombre de pièces qu'il y a sur la table de récupération.



SCHEMA DE FONCTIONNEMENT	TRANSBORDEMENT ET RECUPERATION	
		DATE: AVRIL 81

4- SIGNALISATION

- Un voyant "ST" signale le fonctionnement du tapis roulant.
- Deux voyants "SM_1" et "SM_2" signalent l'information des cellules sur chacune des mémoires liées à la phase triage.
- Un voyant "SC" signale que le rayon de la cellule "c" est coupé et un voyant "SD" signale que le rayon de la cellule "d" est coupé.
- Un affichage numérique nous signale le nombre de pièces accumulées sur la table de récupération.
- Un clignotant signale la présence de pièces au poste de cueillette; si après cinq secondes les pièces ne sont pas cueillies un klaxon se fera entendre, si cinq secondes plus tard les pièces ne sont toujours pas cueillies le tapis roulant cesse de fonctionner.
- Dès que la manoeuvre cueille les pièces sur le poste de cueillette le voyant "SA" s'éteint et le klaxon cesse.

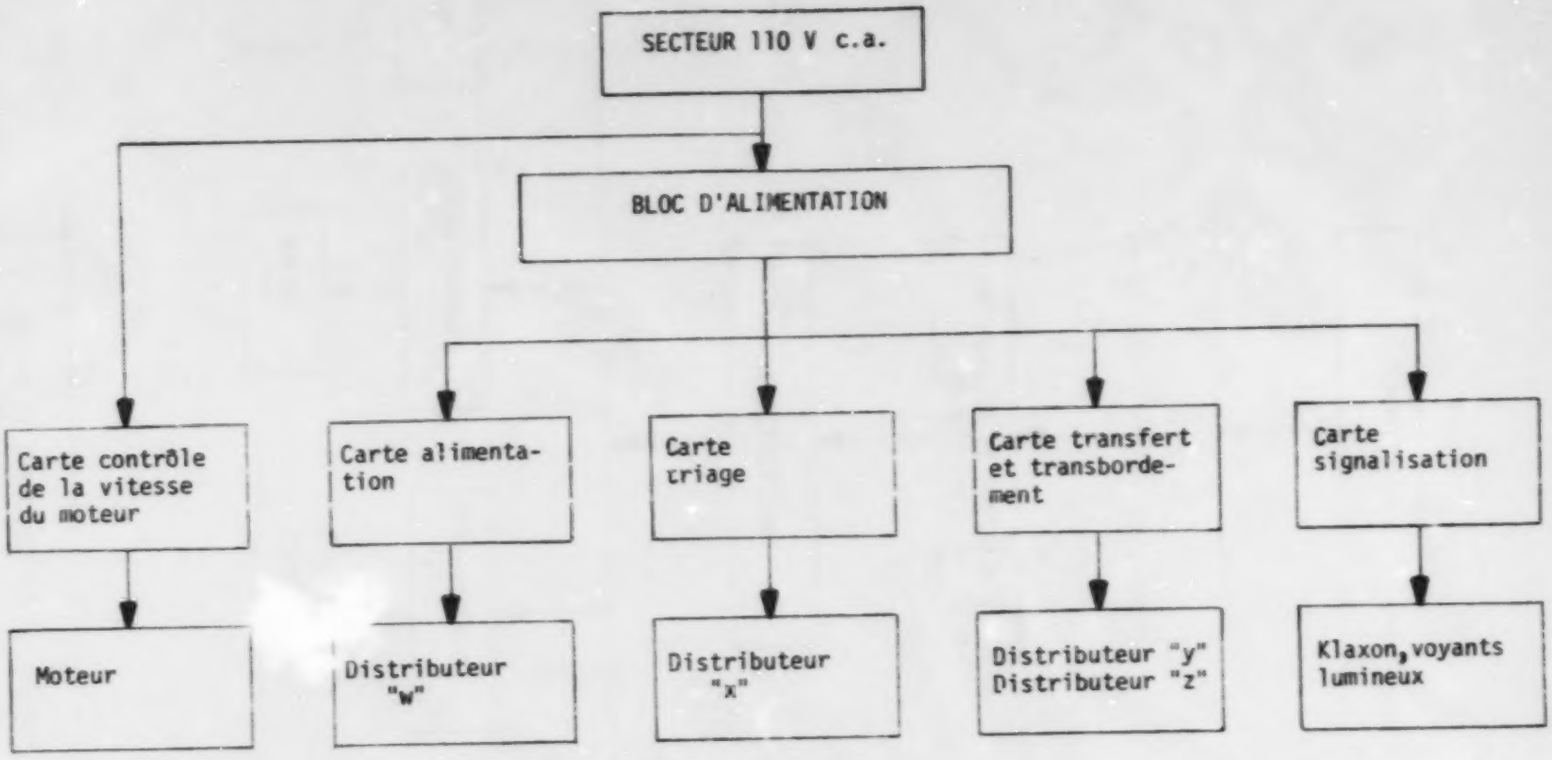
5- MISE EN SERVICE DE L'INSTALLATION

Le démarrage de l'installation est subordonnée à:

- La mise sous tension des circuits électriques.
- La mise sous tension des circuits électroniques.
- L'alimentation en pression des circuits pneumatiques.
- L'action sur le bouton poussoir départ.

6- PROTECTION DE L'INSTALLATION ET DU MOTEUR

- Les circuits de commande électronique seront protégés par fusibles.
- Le circuit du moteur sera protégé par un fusible.
- Les circuits pneumatiques seront protégés par un régulateur de pression.



Schema-bloc	SYSTEME ELECTRONIQUE DE LA MACHINE	Dim. cartes: 115 x 75 (mm)
Mat: Monte sur plaque XXXP		Date: Avril 81

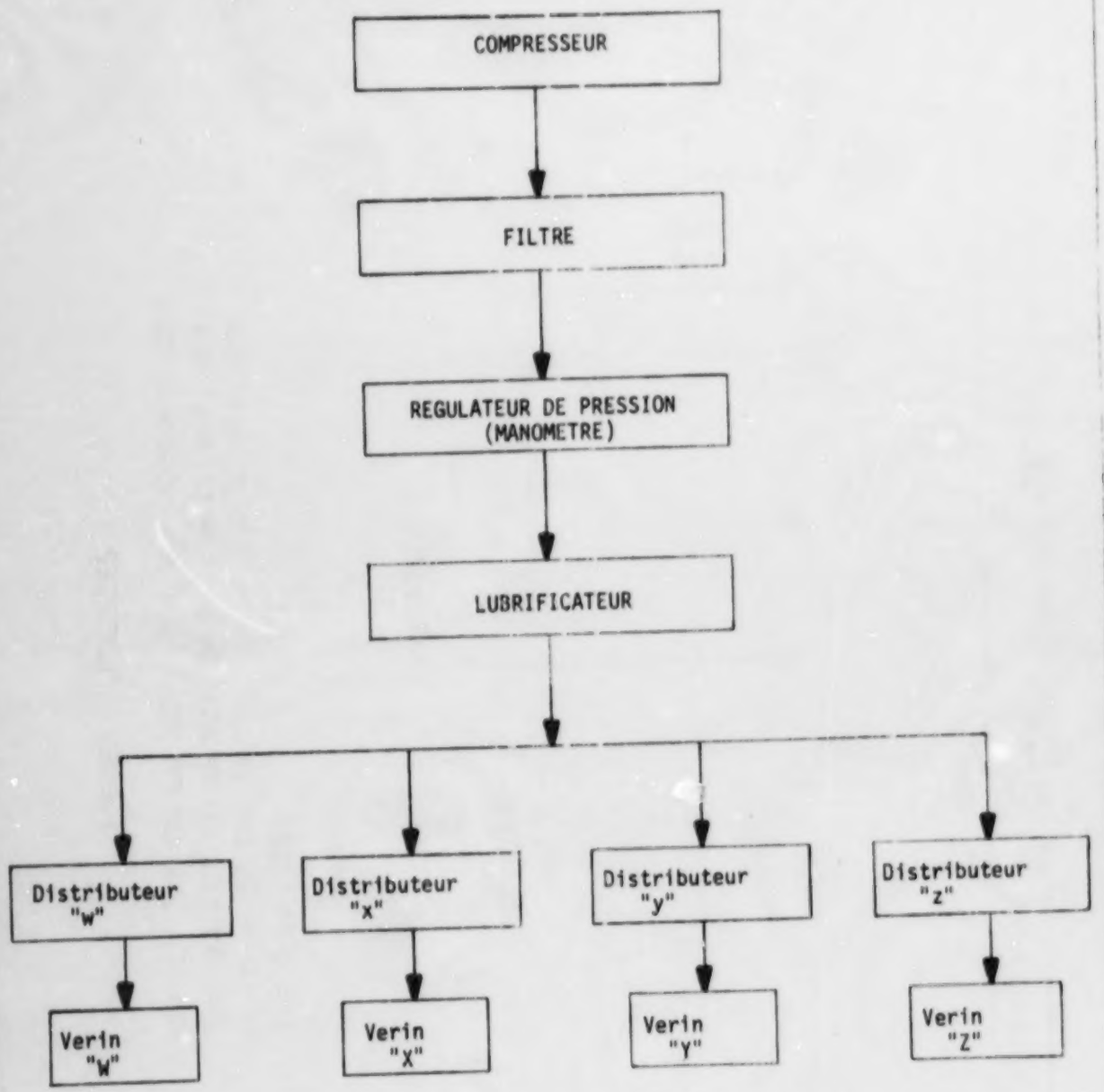
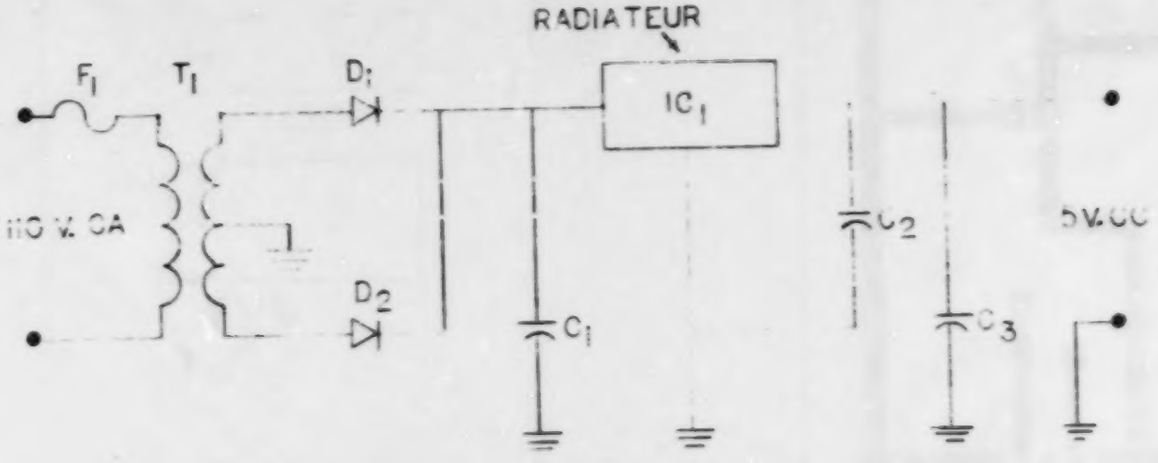


Schéma-bloc	SYSTEME DE DISTRIBUTION PNEUMATIQUE	Lubri: type à vaporisation
Pression: 150 Kilos Pascal		Date: Avril 81

PIECES UTILISEES

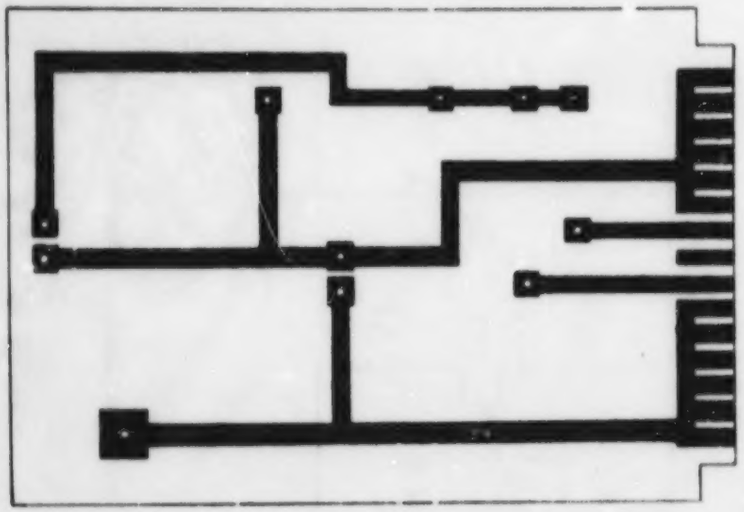
IC_1 = LM 223 OU LM 323
T_1 = 24 VCT OU 25 VCT, 3A
$D_1 - D_2$ = 50 TIM, 3A
F_1 = 0.5 A, 125V

C_1 = 1000 μF, 25V
C_2 = 0.1 μF, 10V
C_3 = 500 μF, 10V

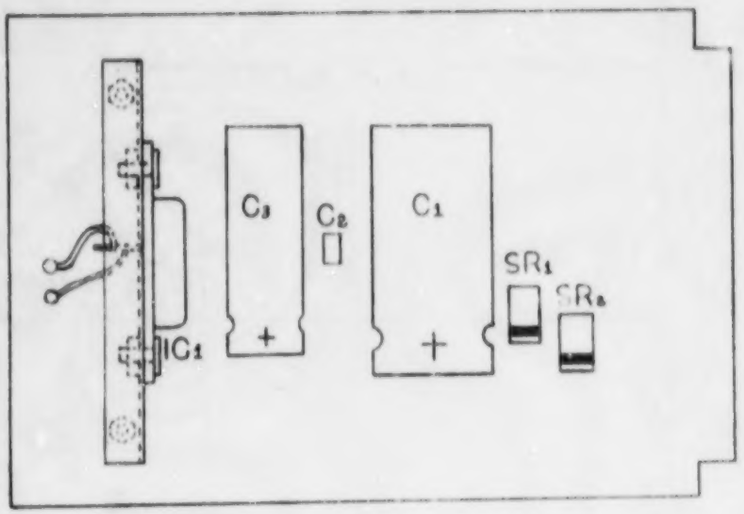


SCHEMA DE RACCORDEMENT	BLOC D'ALIMENTATION	
		DATE: AVRIL 81

A.



B.

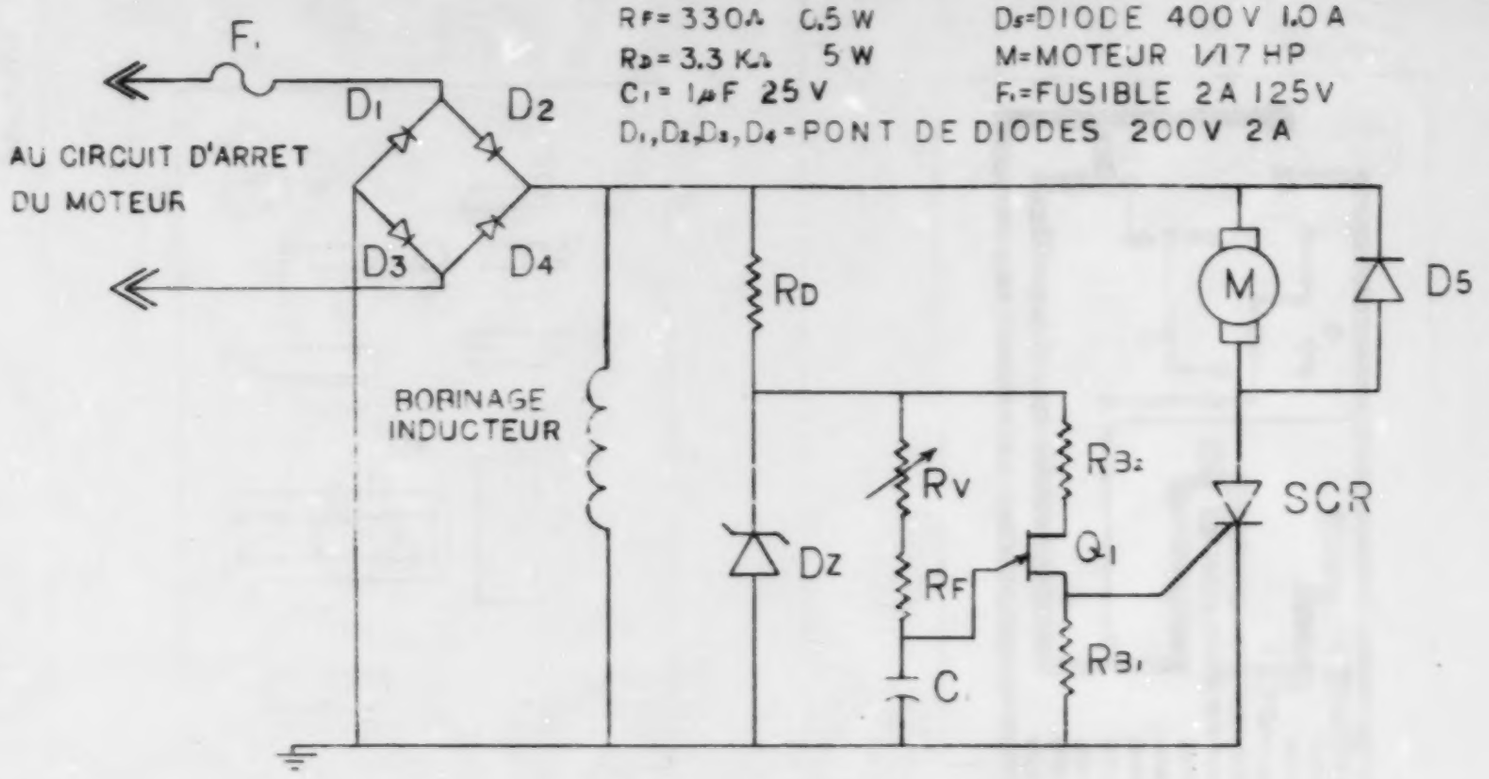


A. CIRCUIT IMPRIME VUE COTE CUIVRE	BLOC D'ALIMENTATION	B. IMPLANTATION DES COMPOSANTS

PIECES UTILISEES

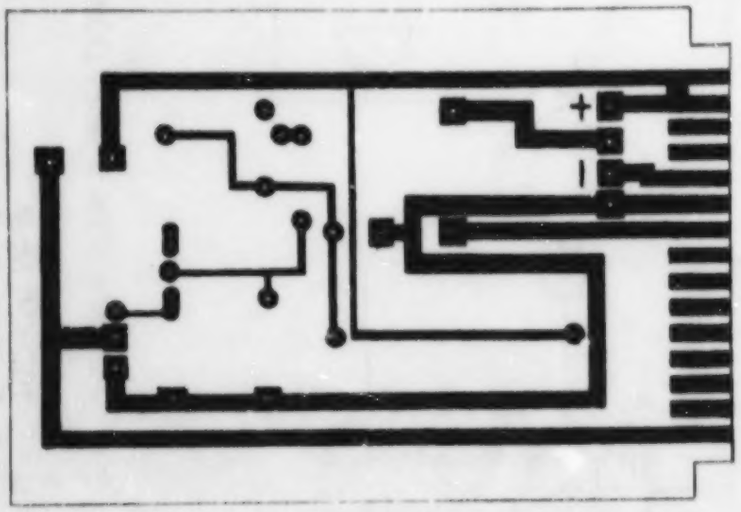
R_{B1} = 27 Ω	0.5 W	T_1 = 2N 2646
R_{B2} = 1.5 KΩ	0.5 W	SCR = C106B
R_V = 10 KΩ	0.5 W	D_Z = 16.0 V 1 W
R_F = 330 Ω	0.5 W	D_5 = DIODE 400 V 1.0 A
R_D = 3.3 KΩ	5 W	M = MOTEUR 1/17 HP
C_1 = 1 µF	25 V	F_1 = FUSIBLE 2A 125V

D_1, D_2, D_3, D_4 = PONT DE DIODES 200V 2A

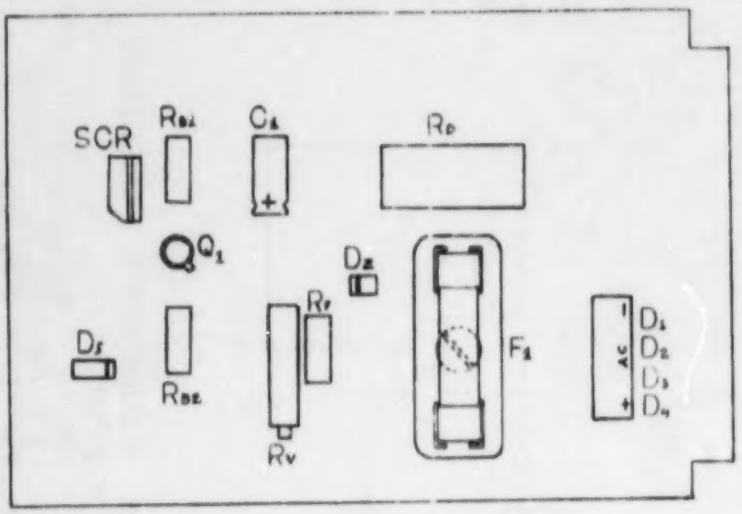


SCHEMA DE RACCORDEMENT	CONTROLE DE VITESSE DU MOTEUR	
		DATE: AVRIL 81

A.



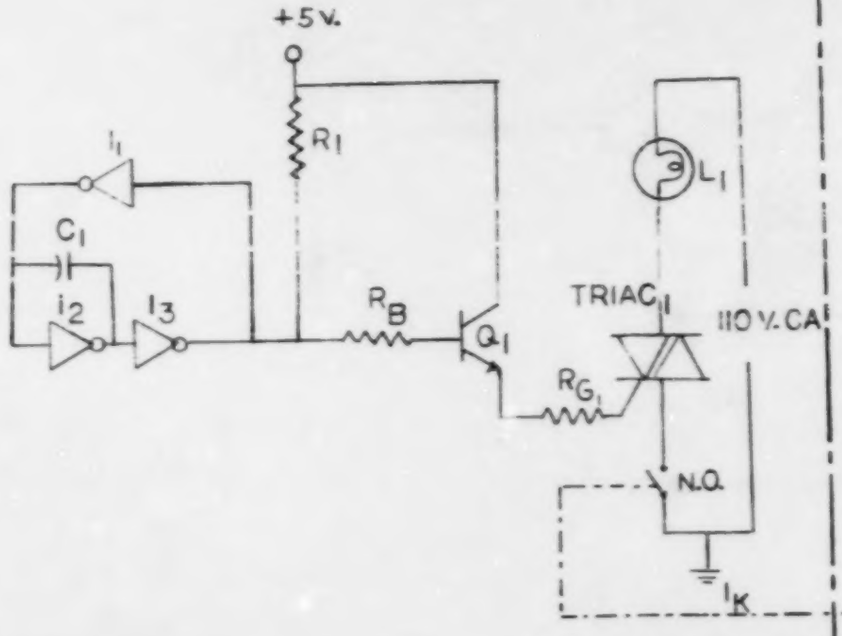
B.



A. CIRCUIT IMPRIME	CONTROLE DE VITESSE DU MOTEUR	B. IMPLANTATION
VUE COTE CUIVRE		DES COMPOSANTS

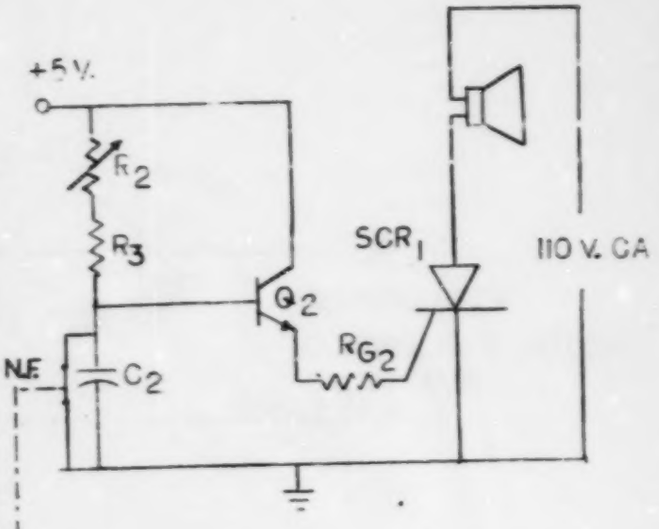
A. PIECES UTILISEES

I_1, I_2, I_3 = SN7405
Q_1 = MPS A14
$TRIAC_1$ = TIC216D
L_1 = LAMPE 60 W
C_1 = 330 µF 10 V
R_1 = 1 KΩ 1/4 W
R_B = 100Ω 1/4 W
R_{G_1} = 330Ω 1/4 W
I_K = INTERRUPTEUR 3 DIRECTIONS



B. PIECES UTILISEES

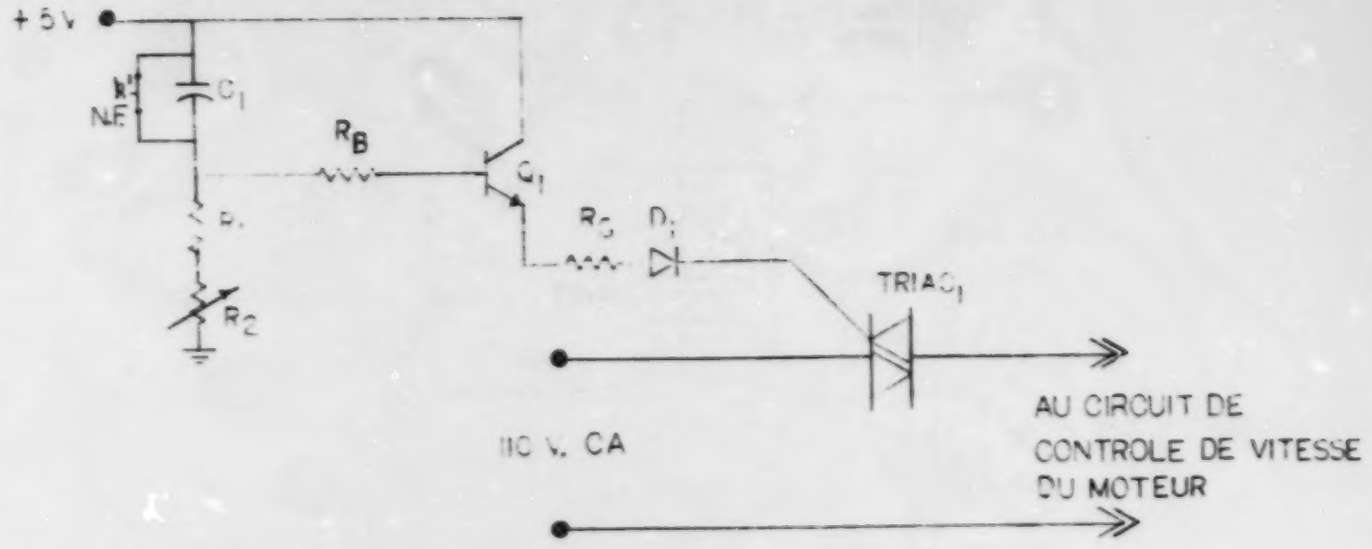
Q_2 = MPS A14
SCR_1 = TIC 106 B
C_2 = 50 µF 10 V.
R_2 = 250KΩ 1/4 W
R_3 = 100KΩ 1/4 W
R_{G_2} = 1K Ω 1/4 W
I_K = INTERRUPTEUR 3 DIRECTIONS



SCHEMA DE RACCORDEMENT	A. AVERTISSEUR VISUEL	
SIGNALISATION	B. ALARME SONORE	DATE: AVRIL 81

PIECES UTILISEES

TRIAC$_1$ = TIC 216D	R_1 = 100 KΩ 0.5 W.
Q_1 = MPS A14	R_2 = 100 KΩ 0.5 W.
D_1 = 1A, 200 V.	R_B = 100 KΩ 0.5 W.
C_1 = 50 μF, 10 V.	R_G = 330Ω 0.5 W.

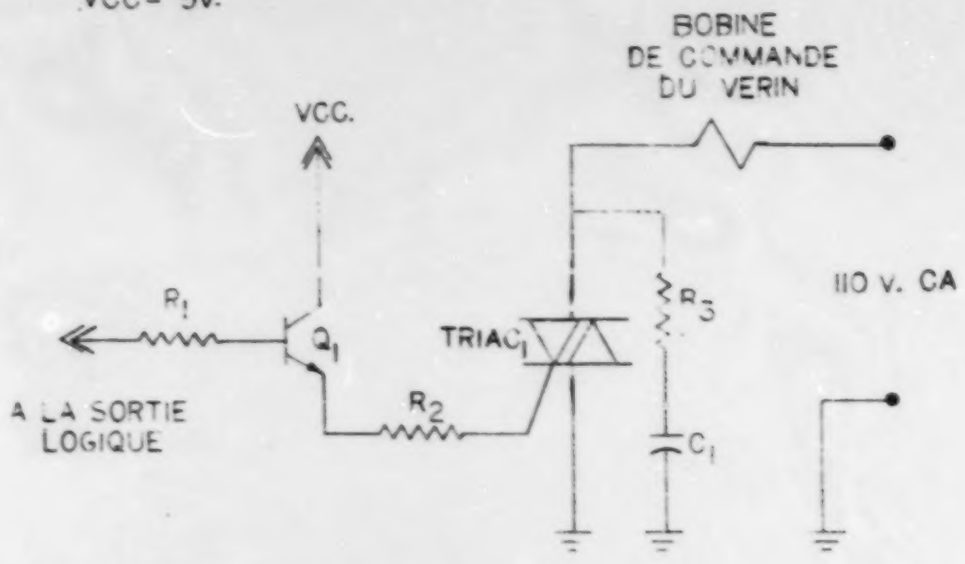


SCHEMA DE RACCORDEMENT	CIRCUIT D'ARRET DU MOTEUR	
SIGNALISATION		DATE: AVRIL 81

PIECES UTILISEES

Q_1 = MPS A14
$TRIAC_1$ = T1C216D
$R_1 - R_3$ = 100Ω, 0.5 W.
R_2 = 330Ω, 0.5W
C_1 = 0.1 µF, 200 V.
VCC = 5V.

N.B.
CE CIRCUIT D' INTERFACE EST UTILISE POUR LA COMMANDE DES VERINS ET DES ORGANES DE SIGNALISATION.



SCHEMA DE RACCORDEMENT	INTERFACE	
		DATE: AVRIL 81

ANNEXE I

TECHNIQUES DES CIRCUITS IMPRIMES

1. PLAQUE DE BASE 1

2. ETABLISSEMENT DU DESSIN INITIAL 2

3. IMPLANTATION DES COMPOSANTS 4

3.1 Espacement des trous des principaux composants 4

3.2 Disposition des composants 6

4. LA FABRICATION DU CIRCUIT IMPRIME 7

4.1 Plaque de stratifié 7

4.2 Report du dessin 8

4.3 Attaque du cuivre 8

4.4 Elimination du ruban à dessiner ou de l'encre de protection 9

4.5 Perçage des trous 9

5. INSERTION DES COMPOSANTS 11

6. SOUDURE SUR CIRCUIT IMPRIME 12

6.1 Le fer à souder 12

6.2 La soudure 12

6.3 La méthode de soudure 12

7. DEPANNAGE DES CIRCUITS IMPRIMES 14

7.1 La tresse à dessouder 14

7.2 Le pistolet à dessouder 14

7.3 La pompe à dessouder 15

BIBLIOGRAPHIE 16

TECHNIQUES DES CIRCUITS IMPRIMES

1. PLAQUE DE BASE

Pour bien réussir un circuit imprimé sans coût inutile, il est important de choisir la plaque de stratifié qui réponde à nos besoins. Afin de nous guider dans notre choix NEMA (National Electrical Manufacturers Association) a fait une classification des plaques de circuits imprimés (Tableau 1) selon leurs propriétés et leurs principaux usages.

Tableau 1: Classification NEMA et militaire des plaques stratifiées, selon leur qualité et leurs applications typiques.

Mélange résineux	Classification NEMA	Classification MILITAIRE	Utilisations typiques
Papier phenolique	XP		Radio
Papier phenolique	XXXP		Radio-Télévision
Papier phenolique	XXXPC		Radio-Télévision
Papier phenolique ininflammable	FR-2	PH	Radio-Télévision
Papier phenolique ininflammable	FR-3	PX	Ordinateur et circuits militaires
Verre- Epoxy	G-10	GE	Aviation
Verre-Epoxy, insensible à la température	G-11	GB	Aviation
Verre-Epoxy ininflammable	FR-4	GF	Aviation
Verre-Epoxy ininflammable , insensible à la température	FR-5	GH	Aviation

Les plaques de statifié phénoliques de qualité XP, XXXP, XXXPC et FR-2 sont relativement peu dispendieuses et conviennent pour la plupart des applications courantes. Ces plaques résistent bien aux chocs et sont relativement plates et lisses, elles sont adhérentes et leurs propriétés isolantes sont excellentes; de plus ces plaques gardent leurs dimensions originales. On trouve aussi sur le marché des plaques de même classification fabriquées en verre-polyester et en bakelite.

L'épaisseur de la surface cuivrée de la plaque choisie est liée à la largeur des conducteurs disponibles et à l'intensité du courant qui circule dans le circuit. Cette caractéristique est identifiée au moyen de la norme 1 once ou deux onces qui signifie la quantité de métal utilisé par pied carré de plaque stratifié. Un conducteur d'une largeur de 0,1" (2.54 mm) peut porter sécuritairement 3A et un conducteur de même largeur d'une plaque de deux onces (0.0027" ≈ 70µm) peut porter 5A.

Pour les travaux d'usage courant, nous vous suggérons l'utilisation d'une plaque stratifié de qualité XXXP d'une épaisseur de 1.6 mm et recouverte sur une face par une feuille de 35 µm de cuivre.

2. ETABLISSEMENT DU DESSIN INITIAL

On suppose que le lecteur dispose du schéma électrique de l'appareil à réaliser et qu'il doit établir lui-même le dessin du circuit imprimé, pour une fabrication à l'unité.

Ce dessin doit être conforme aux dispositions des normes; en particulier, les trous par lesquels passent les connexions des éléments doivent se trouver aux points de croisement d'une grille fondamentale au pas de 2,54 mm; comme il ne s'agit pas de construire des appareils miniatures, on choisit de préférence la grille double au pas de 5,08 mm[1], dans la majorité des cas.

On prend donc une feuille de papier quadrillé au pas de 5 mm, très près de la grille préférentielle et suffisante pour une réalisation non industrielle. Sur cette feuille, on implante les composants en prévoyant les trous aux points de croisement de la grille; on suit l'ordre logique du schéma depuis l'entrée jusqu'à la sortie. Les pièces lourdes, telles que: transformateur d'alimentation, transistors de puissance avec leurs refroidisseurs, condensateurs de forte capacité, résistances de forte puissance, commutateurs, etc... ne sont pas placés sur le circuit; ils seront fixés sur le socle métallique, sur lequel le circuit imprimé reposera.

---

(1) Cinq divisions au pouce.

On fait attention à ne pas introduire des inductions et des capacités parasites source d'instabilité; les liaisons entre les éléments doivent être les plus courtes possibles. Une fois les composants situés sur la feuille de papier quadrillé, on pointe au crayon l'emplacement des trous, puis on dessine les liaisons. C'est le point le plus délicat, car on ne doit avoir aucun croisement de conducteurs. Souvent le dessin doit être repris plusieurs fois avant d'arriver à une solution satisfaisante et si vraiment on ne peut éviter un ou deux croisements, on prévoit un pont au moyen d'un fil de cuivre placé entre deux trous de part et d'autre du conducteur à croiser (figure 1).

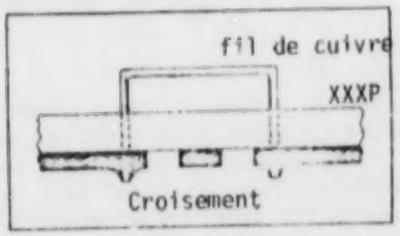


Figure 1: Réalisation d'un pont pour permettre le croisement de deux conducteurs sur un circuit imprimé.

Pour faciliter l'exécution du dessin, il est préférable d'utiliser deux couleurs; une pour situer les composants qui seront placés sur la plaque, du côté non cuivré et une autre pour les connexions qui seront réalisées du côté cuivré. Les trous permettent aux sorties des composants d'être soudées au cuivre des connexions.

3. IMPLANTATION DES COMPOSANTS

Elle nécessite quelques commentaires. Il ne faut pas plier les fils de sortie au ras des composants, car, ainsi, on introduit des contraintes mécaniques dans leur isolement qui, en se libérant, créent des microfissures, altérant leur fiabilité. Les fils de sortie doivent être pliés, à la pince, au moins à 1 mm du corps du composant.

Etant donné les dimensions normalisées des principaux composants et le pas de la grille préférentielle, on détermine l'espace entre les trous par lesquels passent les connexions (figure 2).

3.1 Espacement des trous des principaux composants

Résistances

On monte sur le circuit des résistances jusqu'à 2 W, car au-delà leur échauffement est nuisible à la tenue du stratifié. Elles sont montées de préférence horizontalement. Lorsqu'on manque de place, on peut les fixer verticalement, mais à ce moment la fiabilité de leurs soudures est moins bonne.

En montage horizontal, l'espacement des trous est le suivant: 1/10 et 1/8 W = 2 mailles, soit 10 mm (ou 10,16 mm); 1/4 et 1/2 W = 3 mailles, soit 15 mm (ou 15,24 mm); 1 W = 4 mailles, soit 20 mm (ou 20,32 mm) et 2 W = 5 mailles, soit 25 mm (ou 25,40 mm). Pour le montage vertical 2 mailles suffisent.

Condensateurs

On monte horizontalement les condensateurs à film plastique et les condensateurs électrolytiques, entre 2 et 4 mailles. Les condensateurs plaquette ou perle céramique nécessitent généralement une seule maille.

Diodes

Les modèles miniatures sont montés horizontalement sur 2 mailles, ceux de moyenne puissance ont besoin de 3 mailles.

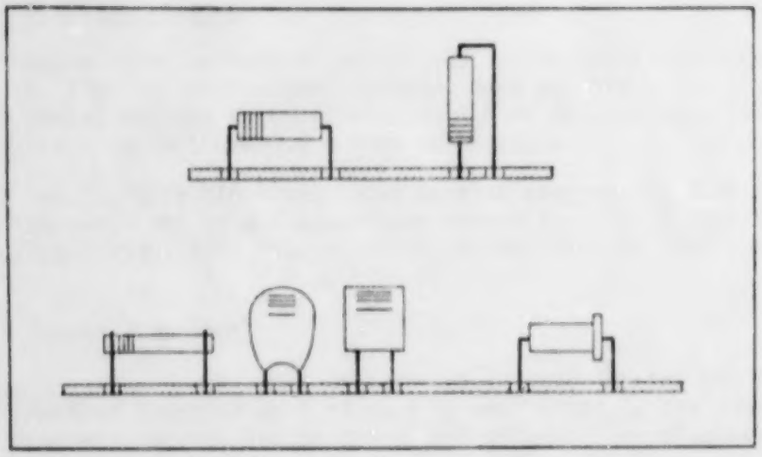
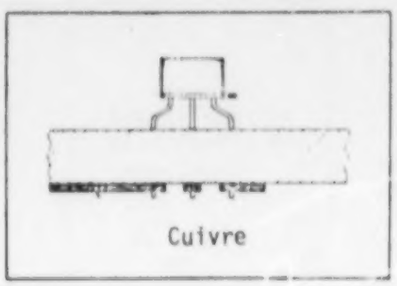


Figure 2: Montage des résistances et des condensateurs sur circuit imprimé

Transistors

Les modèles de faible puissance, sous boîtier métallique ou plastique sont montés verticalement; on espace les fils de sortie d'une maille en triangle, pour une plus grande clarté du circuit (figure 3).

Figure 3: Montage d'un transistor sur circuit imprimé



Circuits intégrés

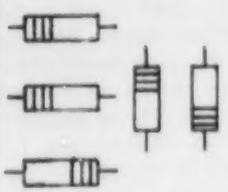
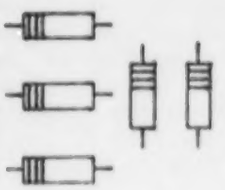
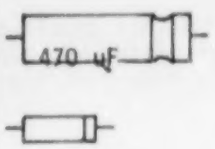
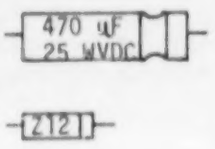
Les modèles en boîtier métallique, genre transistor TO-5 à 6, 8 ou 10 sorties sont insérés, dans des trous équidistants, sur une circonférence de 9,2 mm de diamètre; les trous ne font que 0,8 à 1 mm de diamètre.

Les "Dual in Line" ont leurs sorties espacées de 2,54 mm, des calibres et des supports existent facilitant leur implantation, sans risquer de les abîmer lors de leur soudure.

Autres composants

Tous ceux prévus pour montage sur circuit imprimé ont leurs sorties espacées de 2,54 ou 5,08 mm. C'est le cas pour les potentiomètres, les boîtiers de bobinages, les claviers à touches, les relais, etc.

3.2 Disposition des composants

NON	OUI	RAISON
 figure 4	 figure 4.1	La lecture est plus aisée
 figure 5	 figure 5.1	Identification plus facile des composants

4. LA FABRICATION DU CIRCUIT IMPRIME

Le dessin du circuit étant au point, en tenant compte de toutes les précautions et les normalisations qui viennent d'être examinées, on peut passer à la fabrication.

4.1 Plaque de stratifié

On a vu qu'il convenait d'utiliser une plaque de XXXP de 1,6 mm d'épaisseur recouverte sur une face d'une feuille de cuivre de 35 µm.

On découpe la plaque à la dimension du circuit en laissant une marge d'au moins 1 cm sur tous les côtés; car, il peut y avoir des éclats ou des décollements de cuivre sur les bords qu'il vaut mieux éliminer lors de la finition.

Puis, on décape le cuivre; en effet, entre sa fabrication et son utilisation la plaque a pu séjourner en stock un temps assez long. Le cuivre, bien que protégé, a pu s'oxyder au contact de l'air et de sa pollution. Les parties oxydées ne se souderaient pas ultérieurement et on courrait le risque d'avoir des soudures "collées" défectueuses.

La meilleure méthode consiste à utiliser un papier d'émeri très fin (papier "potée"). On place la plaque horizontalement sous l'eau, dans le fond d'une cuvette de photographie et on la frotte bien uniformément avec le papier. Pour vérifier que le décapage est complet, on fait couler de l'eau sur la surface cuivrée et on penche la plaque. Si l'eau mouille le cuivre de façon uniforme le décapage est correct. S'il y a des zones où l'eau refuse de rester, il faut insister sur ces endroits avec le papier d'émeri jusqu'à obtenir une couverture totale de la plaque par l'eau.

A partir de ce moment, il ne faut jamais poser les doigts sur le cuivre, afin d'éviter tout dépôt de graisse.

La plaque est séchée à l'air chaud; puis, on passe immédiatement aux autres opérations de la fabrication, car si on laisse ainsi la plaque plusieurs jours, elle s'oxyderait à nouveau.

4.2 Report du dessin

On place sur la face cuivrée de la plaque de XXXP, une feuille neuve de papier carbone pour machine (surtout pas du papier carbone pour écriture manuscrite) dont les dimensions sont un peu plus grandes que celles de la plaque: le dessin définitif du circuit à l'échelle 1 a été exécuté sur une feuille de papier nettement plus grande que celle du circuit. On le place sur le carbone, on rabat les bords sur le dos non cuivré de la plaque et on fixe l'ensemble très serré avec du ruban adhésif. On a donc le dessin bien positionné sur le stratifié et ne pouvant pas bouger.

Puis, avec un crayon à bille, on passe le contour des connexions sur le dessin, sans en oublier. On obtient ainsi le report du dessin sur le cuivre grâce au papier carbone.

On enlève le dessin et le carbone, puis à l'aide du ruban à dessiner ou d'une encre spécialement conçu à cet effet, on recouvre les connexions dont les contours sont visibles sur le cuivre.

A l'aide d'un pointeau à main bien pointu, on pointe le centre de chacun des trous de façon à bien marquer le cuivre. Leur position doit être déterminée avec beaucoup de précision.

N.B.: Vous trouverez à l'annexe II "Méthodes de fabrication de circuits imprimés en série" de ce document, deux (2) méthodes de reproduction sur cuivre en série soit: "la Photogravure et la Sérigraphie".

4.3 Attaque du cuivre

En générale, manufacturier inclus la marche à suivre pour l'attaque du cuivre avec son produit, mais on peut d'une manière générale résumer cette procédure en cinq points.

- Placer la plaquette de circuit imprimé dans un récipient de verre ou de caoutchouc;
- Recouvrir la plaquette d'environ 6 mm de solution d'attaque;
- Agiter la solution dans un mouvement de va et vient jusqu'à ce que le cuivre de la plaquette commence à se dissoudre, le temps requis est d'environ 15 à 20 minutes, mais peut varier selon le type de solution;

- Continuer l'agitation jusqu'à ce que le cuivre de la plaquette soit complètement éliminé;

- Rinser la plaquette sous l'eau pendant environ deux minutes, afin que la réaction chimique cesse complètement.

4.4 Elimination du ruban à dessiner ou de l'encre de protection

Lorsque le circuit imprimé est bien asséché, on enlève délicatement le ruban à dessiner qui recouvre les surfaces cuivrées. Puis, à l'aide d'un papier de verre très fin ou d'une fine laine d'acier, on frotte légèrement les surfaces cuivrées jusqu'à ce qu'elles deviennent luisantes, ceci permet une meilleure adhérence lors du soudage.

On élimine l'encre de protection sur les conducteurs, grâce au diluant approprié au type d'encre adopté.

4.5 Perçage des trous

Cette opération est délicate et doit être bien menée, afin d'éviter de briser un bon nombre de forêts.

La perceuse à colonne est bien indiquée pour percer les trous de toutes dimensions. Il s'agit de maintenir le circuit imprimé contre une petite planche que l'on peut aisément déplacer et d'y percer les trous. Le mouvement de cet outil étant une translation parfaite, on évite de casser les forêts, même les plus petits.

L'outil le mieux adapté pour cette opération est constitué par une petite perceuse électrique fonctionnant sous 9 ou 12 V continus. Cette perceuse est proposée par plusieurs grossistes en composants pour un prix modique. On fixe le circuit à percer sur une planche horizontale et on tient la perceuse à deux mains au-dessus du circuit en prenant appui sur la planche, pour la guider.

Le centre de chacun des trous a été pointé sur le cuivre lors du report du dessin, leur positionnement ne doit offrir aucune difficulté.

On se limite généralement à trois tailles de forets: 0,8 mm pour les circuits intégrés, les transistors, les petites diodes et les petits condensateurs, 1 mm en usage général pour les résistances classiques de 0,5 W et 1,2 ou 1,3 mm pour les résistances de 1 W et certains composants. Les trous de fixation de 2 à 2,5 mm ne donnent pas lieu à des difficultés de perçage.

5. INSERTION DES COMPOSANTS

La plaquette de circuit imprimé étant terminée et avec l'aide du dessin initial, l'insertion des composants doit être aisée. Il y a lieu cependant de veiller au sens d'implantation des diodes, des condensateurs électrolytiques polarisés, des transistors et des circuits intégrés.

On commence par plier à la pince les fils de sortie des composants à la dimension correspondant à l'écartement des trous. Pour cette opération, il faut veiller à ne pas introduire de contraintes mécaniques au boîtier ou à l'isolant du composant risquant de créer par la suite des microfissures. On serre le fil à la pince plate et on maintient le composant à la main au niveau de la sortie.

Après l'insertion d'un composant, on plie légèrement leurs fils en divergeant de façon à le maintenir en place lorsqu'on retourne le circuit pour effectuer les soudures (figure 6). Il n'est pas recommandé de plier les connexions au ras du cuivre, car le dépannage devient très délicat; il faut, en effet à ce moment, s'aider d'un fer à souder et d'un tournevis ou d'une lame, pour soulever l'extrémité du fil tout en le dessoudant. On risque ainsi d'abîmer irrémédiablement le circuit imprimé.

Avec les fils divergeant d'un angle d'environ 45^{o}, la soudure prend très bien entre le fil et le cuivre; le remplacement d'un composant par la suite s'effectue sans difficulté.

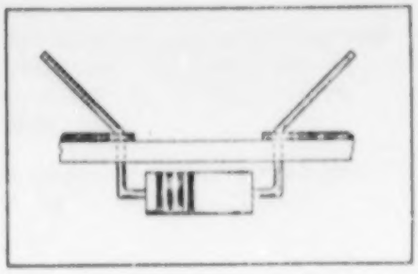


Figure 6: Mise en place d'un composant et pliage des fils de sortie pour le maintenir avant la soudure.

6. SOUDURE SUR CIRCUIT IMPRIME

6.1 Le fer à souder

- Série électronique de 15 à 50 W
- Série standard de 50 à 80 W
- Série classique de 80 à 510 W

Nous choisirons des fers de 25 à 40 W de forme stylo avec une pointe droite. Ce fer doit toujours être propre.

6.2 La soudure

La soudure généralement utilisée pour circuit imprimé est composée d'étain (60%), de plomb (35%) et de canaux de résine non acide en Ø 1 mm.

6.3 La méthode de soudure

Le fer dont la panne est bien propre et recouverte de soudure fondue bien brillante est appliqué sur le fil à souder entre 5 et 10 mm du circuit imprimé; poser la soudure sur le fil en face du fer, la soudure fond et mouille le fil. A ce moment, on fait descendre simultanément le fer et la soudure sur le fil jusqu'au cuivre du circuit. A l'instant précis où l'on voit la soudure mouiller le cuivre et s'étaler, on retire le fer et le fil de soudure (figure 7).

Une bonne soudure faite avec un fer bien propre prend environ 5 secondes. On ne doit pas insister trop longtemps sur le cuivre du circuit imprimé, car on risque de le décoller du stratifié et de détériorer la connexion.

Lorsque toutes les soudures de la plaquette sont effectuées et vérifiées, on coupe à la pince les fils des composants presque au ras de la soudure.

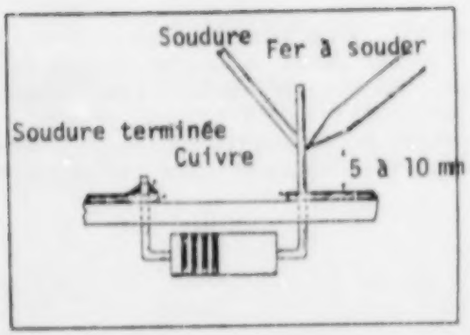


Figure 7: Méthode de soudure sur circuit imprimé

Il est à noter que pour obtenir une bonne soudure, il faut:

- un volume de soudure suffisant et sans excès;
- une surface unie, régulière, lisse et brillante;
- une masse homogène;
- étamer la panne du fer après nettoyage;
- éviter de mettre la panne du fer à souder en contact trop longtemps avec le cuivre du circuit imprimé, car on risque de le décoller et de détériorer la connexion.

7. DEPANNAGE DES CIRCUITS IMPRIMES

Le dépannage d'un circuit imprimé réside principalement dans l'échange d'un composant défectueux. C'est-à-dire dessouder deux, quatre ou plusieurs soudures, enlever le composant, libérer le trou de l'ancienne soudure, mettre en place le nouveau composant et refaire les soudures, sans détériorer le circuit. Pour réussir une telle opération, on utilise soit la tresse à dessouder, soit la pompe à dessouder combinée ou non avec le fer.

7.1 La tresse à dessouder

C'est une tresse métallique en bande de 1,5 ou de 2,8 mm de large et de 1,6 m de longueur (Schlitt-Ses) qui possède un pouvoir absorbant élevé. On applique l'extrémité de la tresse sur la soudure et on amène la panne du fer en contact avec la tresse de façon à faire fondre la soudure. Cette dernière est absorbée à mesure qu'elle fond par effet capillaire. L'opération est effectuée en quelques secondes; la connexion est absolument propre et le fil est sorti de son trou sans difficulté. On vérifie que le trou est bien dégagé avec une fine pointe en acier.

La partie de la tresse imbibée de soudure est sectionnée avec une pince coupante, car elle ne peut plus servir.

7.2 Le pistolet à dessouder

Comprend à la fois un fer à souder et pompe à vide. La figure 8 donne en exemple l'emploi du fer à dessouder.

On met le fer en chauffe, on presse sur la poire et on applique la panne sur le point à dessouder. L'étain fond, on libère la poire en levant rapidement le pistolet.

Enfin, on represse sur la poire pour éjecter les déchets d'étain. On vérifie que le trou est bien dégagé avec une fine pointe en acier.

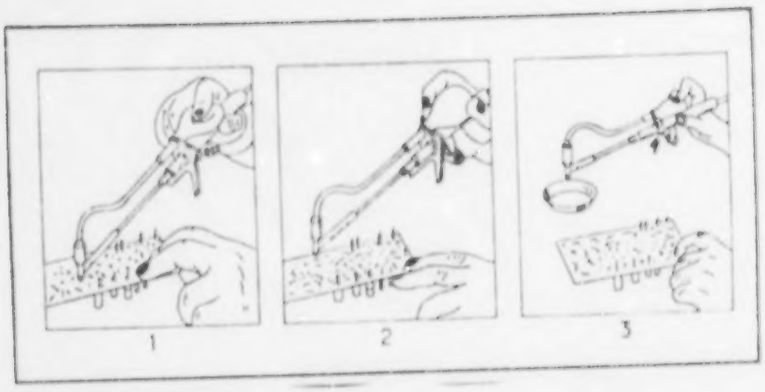


Figure 8: Utilisation du pistolet à dessouder

7.3 La pompe à dessouder

Elle est indépendante du fer. On arme la pompe et on place son bec en téflon au contact avec la soudure chauffée par un fer normal. Lorsqu'elle fond on appuie sur la gâchette, le ressort libéré se détend aspirant la soudure. On arme à nouveau la pompe pour éjecter la soudure aspirée. On vérifie également que le trou est bien dégagé avec une fine pointe en acier.

Le composant défectueux étant enlevé et les trous libres, il ne reste plus qu'à insérer le nouveau composant et à souder ses sorties.

BIBLIOGRAPHIE

VOLUME

BESSON, R.; Pratique de la construction électronique, Editions Radio, Paris, 1978, 184 pages.

REVUE

Sal DINUZZO, Hal R. RAFFMANN, Norman A. SHOW et Donald L. STEINBACK; Electronics World, Octobre 1969, pp. 37 à 60.

DOCUMENT

BIANCOTTO, A. et BOYE, P.; Rapport de mission, Juillet/Août 1980, Approche pédagogique par la méthode des centres d'intérêt au niveau secondaire professionnel, Annexe 6, Sciences de l'éducation, Université du Québec à Trois-Rivières.

ANNEXE II

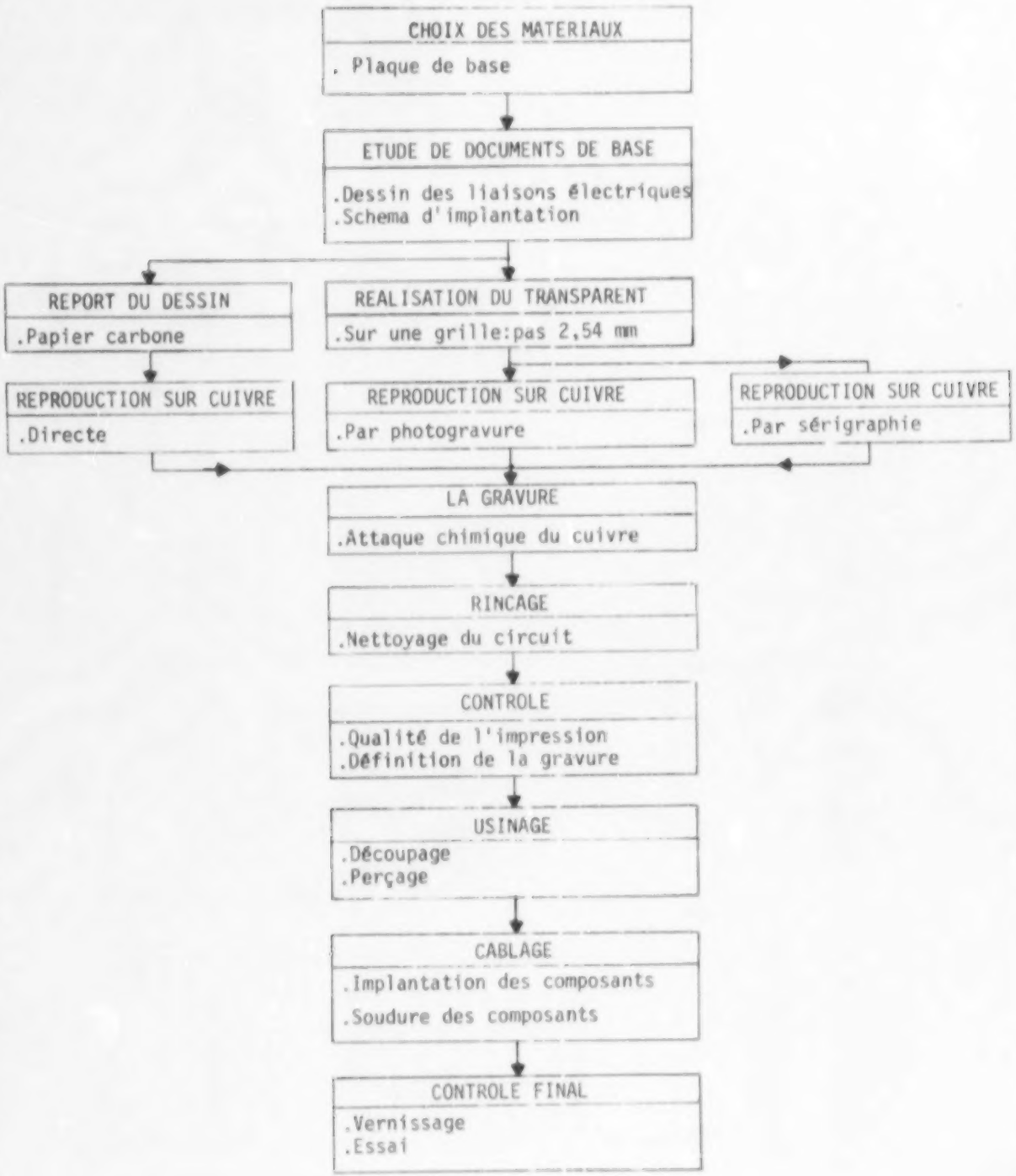
METHODES DE FABRICATION DE CIRCUITS IMPRIMES EN SERIE

1. ETAPES NECESSAIRES A LA REALISATION D'UN CIRCUIT IMPRIME 1

2. PHOTOGRAVURE 2

3. LA SERIGRAPHIE 3

ETAPES NECESSAIRES A LA REALISATION D'UN CIRCUIT IMPRIME

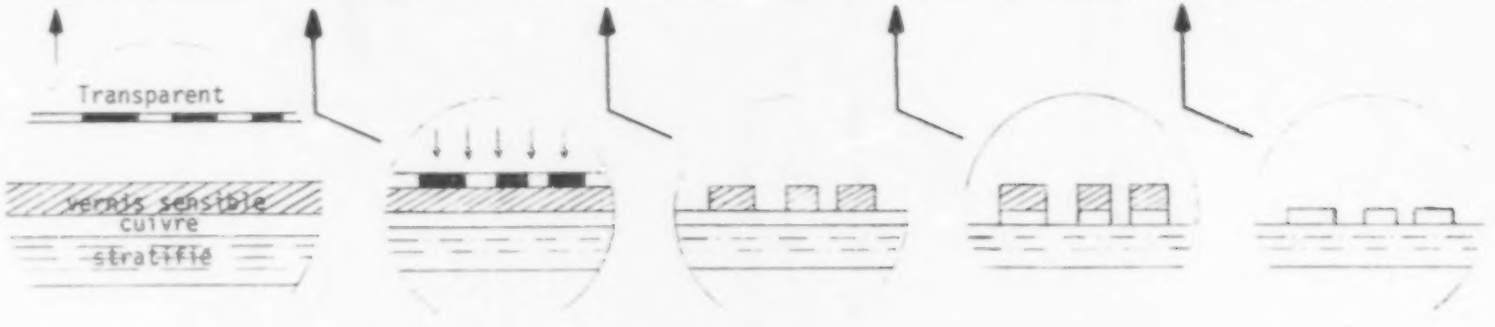


PHOTOGRAVURE

INSOLATION

GRAVURE

PREPARATION	EXPOSITION	ATTAQUE DU CUIVRE	RINCAGE	USINAGE
Le transparent est plaqué contre le support, côté vernis sensible et est traversé par un rayonnement ultra-violet dans les zones transparentes.	le vernis sensible est alors éliminé dans les zones exposées au rayonnement ultra-violet.	le cuivre non protégé par le vernis est attaqué chimiquement par un agent de gravure: le perchlorure de fer.	l'attaque du cuivre achevée il faut arrêter l'action de l'agent de gravure en le neutralisant et en le rinçant abondamment.	à ce stade le circuit imprimé est prêt pour les opérations d'usinage.

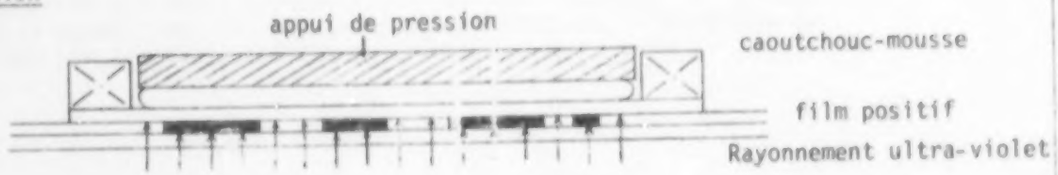


LA SERIGRAPHIE

1- Matériau de base

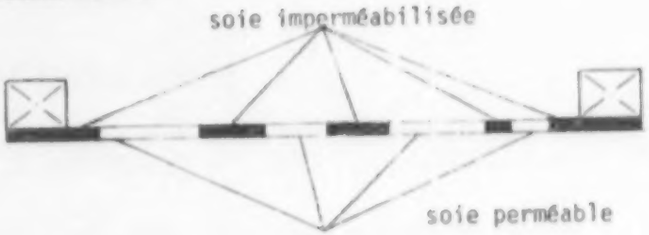
La soie photosensible est une soie très fine (environ 120 fils au centimètre) qui a été enduit d'une matière photosensible liquide qui devient dure et opaque lorsque traversé par un rayonnement ultra-violet.

2- Exposition



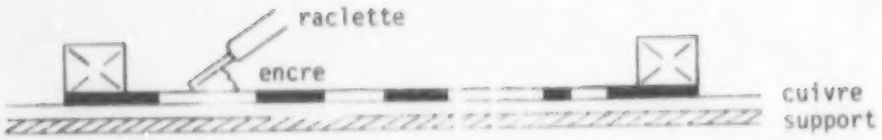
Les zones exposées au rayonnement deviennent dures, opaques et s'imperméabilisent.

3- Développement (Rinçage)



Au rinçage, la matière photosensible des zones non exposées s'élimine et la soie devient perméable à ces endroits.

4- Dépôt d'encre



L'encre protectrice est alors étendue à l'aide d'une râclette sur la soie, elle atteint la surface cuivrée par les zones perméables. L'épaisseur de l'encre déposée sur le cuivre est lié à l'épaisseur de la soie.

5- Plaque stratifié avant gravure

La plaque est alors prête pour l'attaque chimique du cuivre.

ANNEXE III

CARACTERISTIQUES TECHNIQUES

MPS-A14 1

2N 2646 4

TIC 106 6

TIC 216 12

LM 123/ LM 223/ LM 323 14

SN 7400 18

SN 7405 21

SN 7448 24

SN 7473 31

276-062 36

MPS-A13 (SILICON)
MPS-A14

NPN SILICON DARLINGTON AMPLIFIER TRANSISTORS

designed for pre-amplifier input applications requiring high input impedance

- High DC Current Gain
  h_{FE} = 5,000 (Min) @ I_C = 10 mAdc (MPS A13)
  10,000 (Min) @ I_C = 10 mAdc (MPS A14)
- Collector Emitter Breakdown Voltage
  BV_{CES} = 30 Vdc (Min) @ I_C = 10 mAdc
- Low Noise Figure
  NF = 2.0 dB (T_{est}) @ I_C = 1.0 mAdc
- Monolithic Construction for High Reliability

NPN SILICON DARLINGTON TRANSISTORS

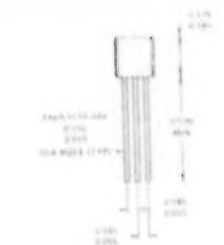
MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Collector Emitter Voltage	V_{CEO}*	30	Vdc
Collector Emitter Voltage	V_{CES}	30	Vdc
Collector Base Voltage	V_{CB}	30	Vdc
Emitter Base Voltage	V_{EB}	10	Vdc
Collector Current — Continuous	I_C	300	mAdc
Total Device Dissipation @ T_A = 25°C Derate above 25°C	P_D	500 4.14	mW mW/°C
Operating and Storage Junction Temperature Range	T_J, T_{stg}	-55 to +150	°C

THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	0.270	°C/W

*Due to the monolithic construction of this device, breakdown voltages of both transistors are identical. BV_{CES} is tested in lieu of BV_{CEO} in order to avoid errors caused by noise pickup. The voltage measured during the BV_{CES} test is the BV_{CEO} of the output transistor.



CASE 29-10
STYLE 17

(1) Continuous pack age improvements have enabled these guaranteed Maximum ratings as follows: P_D = 625 mW @ T_A = 25°C Derate above 25°C = 5.0 mW/°C P_D = 1.5 W @ T_C = 25°C Derate above 25°C = 12 mW/°C $R_{\theta JC}$ = 83.3°C/W $R_{\theta JA}$ = 200°C/W

MPS-A13,MPS-A14 (continued)

ELECTRICAL CHARACTERISTICS (T_A = 25°C unless otherwise noted)

Characteristic		Symbol	Min	Typ	Max	Unit
OFF CHARACTERISTICS						
Collector Emitter Breakdown Voltage (I_C = 100 μAdc, I_B = 0)		BV_{CES}	30			Vdc
Collector Cutoff Current (V_{CB} = 30 Vdc, I_E = 0)		I_{CBO}			100	nAdc
Emitter Cutoff Current (V_{BE} = 10 Vdc, I_C = 0)		I_{EBO}			100	nAdc
ON CHARACTERISTICS						
DC Current Gain (I_C = 10 mAdc, V_{CE} = 5.0 Vdc)	MPS-A13 MPS-A14	h_{FE}	5000 10,000			
(I_C = 100 mAdc, V_{CE} = 5.0 Vdc)	MPS-A13 MPS-A14		10,000 20,000			
Collector Emitter Saturation Voltage (I_C = 100 mAdc, I_B = 0.1 mAdc)		$V_{CE(sat)}$		0.8	1.5	Vdc
Base Emitter On Voltage (I_C = 100 mAdc, V_{CE} = 5.0 Vdc)		$V_{BE(on)}$		1.25	2.0	Vdc
SMALL SIGNAL CHARACTERISTICS						
Current Gain - Bandwidth Product (I_C = 10 mAdc, V_{CE} = 5.0 Vdc, f = 100 MHz)		f_T	125	200		MHz
Output Capacitance (V_{CB} = 10 Vdc, I_E = 0, f = 100 kHz)		C_{obo}		5.0		pF
Noise Figure (I_C = 1.0 mAdc, V_{CE} = 5.0 Vdc, R_S = 100 k ohms, f = 1.0 kHz)		NF		2.0		dB

MPS-A13,MPS-A14 (continued)

FIGURE 1 – NORMALIZED DC CURRENT GAIN

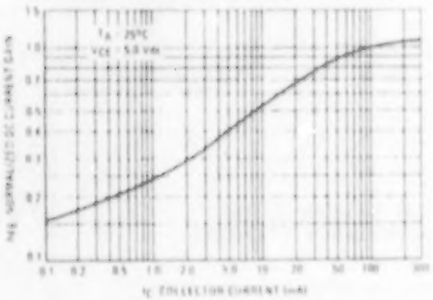


FIGURE 2 – BASE EMITTER "ON" VOLTAGE

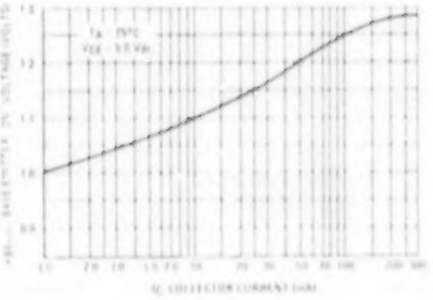


FIGURE 3 – TRANSCONDUCTANCE versus FREQUENCY

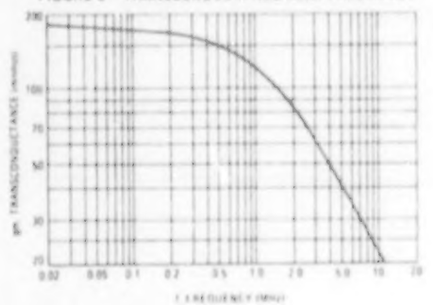


FIGURE 4 – NOISE FIGURE versus CURRENT

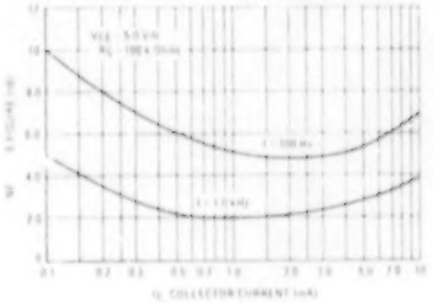


FIGURE 5 – NOISE FIGURE versus FREQUENCY

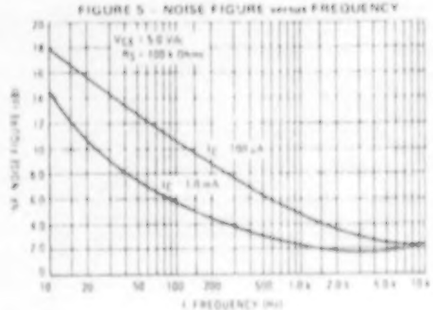
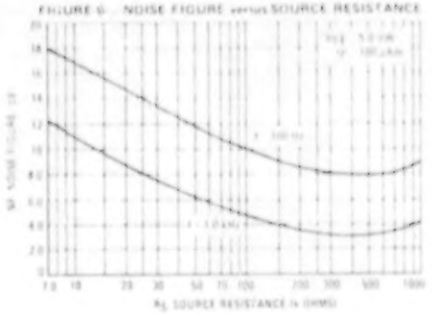


FIGURE 6 – NOISE FIGURE versus SOURCE RESISTANCE



2N2646 (SILICON)
2N2647

SILICON ANNULAR PN UNIJUNCTION TRANSISTORS

... designed for use in pulse and timing circuits, sensing circuits and thyristor trigger circuits. These devices feature:

- Low Peak Point Current – 2.0 μA (Max)
- Low Emitter Reverse Current – 200 nA (Max)
- Passivated Surface for Reliability and Uniformity

PN UNIJUNCTION TRANSISTORS

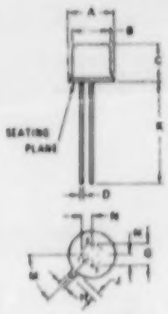
***MAXIMUM RATINGS** (T_A = 25°C unless otherwise noted.)

Rating	Symbol	Value	Unit
Power Dissipation (1)	P_D	300	mW
RMS Emitter Current	$I_{E(RMS)}$	50	mA
Peak Pulse Emitter Current (2)	I_E	2.0	Amp
Emitter Reverse Voltage	V_{B2E}	30	Volts
Interbase Voltage	V_{B2B1}	35	Volts
Operating Junction Temperature Range	T_J	-65 to +125	°C
Storage Temperature Range	T_{stg}	-65 to +150	°C

*Indicates JEDEC Registered Data.

(1) Derate 3.0 mW/°C increase in ambient temperature. The total power dissipation (available power to Emitter and Base Two) must be limited by the external circuitry.

(2) Capacitor discharge – 10 μF or less, 30 volts or less.



STYLE 1:
PIN 1. EMITTER
2. BASE 1
3. BASE 2

DIM	MILLIMETERS MIN	MILLIMETERS MAX	INCHES MIN	INCHES MAX
A	5.31	5.84	0.209	0.230
B	4.57	4.95	0.179	0.195
C	4.32	5.33	0.170	0.210
D	0.41	0.48	0.016	0.019
G	2.54 TYP		0.100 TYP	
K	0.91	1.17	0.036	0.046
L	0.71	1.22	0.028	0.048
M	12.70	–	0.500	–
N	45° TYP		45° TYP	
R	1.32 TYP		0.052 TYP	

CASE 23A

2N2646, 2N2647 (continued)

***ELECTRICAL CHARACTERISTICS** (T_A = 25°C unless otherwise noted.)

Characteristic		Symbol	Min	Typ	Max	Unit
Intrinsic Standoff Ratio (V_{B2B1} = 10 V) (Note 1)	2N2646 2N2647	η	0.56 0.68	– –	0.75 0.82	–
Interbase Resistance (V_{B2B1} = 3.0 V, I_E = 0)		r_{BB}	4.7	7.0	9.1	k ohms
Interbase Resistance Temperature Coefficient (V_{B2B1} = 3.0 V, I_E = 0, T_A = -55°C to +125°C)		$\alpha_{r_{BB}}$	0.1	–	0.9	%/°C
Emitter Saturation Voltage (V_{B2B1} = 10 V, I_E = 50 mA) (Note 2)		$V_{EB1(sat)}$	–	3.5	–	Volts
Modulated Interbase Current (V_{B2B1} = 10 V, I_E = 50 mA)		$I_{B2(mod)}$	–	15	–	mA
Emitter Reverse Current (V_{B2E} = 30 V, I_{B1} = 0)	2N2646 2N2647	I_{EB2O}	– –	0.005 0.005	12 0.3	μA
Peak Point Emitter Current (V_{B2B1} = 25 V)	2N2646 2N2647	I_P	– –	1.0 1.0	5.0 2.0	μA
Valley Point Current (V_{B2B1} = 20 V, R_{B2} = 100 ohms) (Note 2)	2N2646 2N2647	I_V	4.0 8.0	6.0 10	– 18	mA
Base-One Peak Pulse Voltage (Note 3, Figure 3)	2N2646 2N2647	V_{OB1}	3.0 6.0	5.0 7.0	– –	Volts

*Indicates JEDEC Registered Data.

Notes:

(1) Intrinsic standoff ratio, η, is defined by equation:

$$\eta = \frac{V_P - V_D}{V_{B2B1}}$$

Where V_P = Peak Point Emitter Voltage
V_{B2B1} = Interbase Voltage
V_D = Emitter to Base-One Junction Diode Drop (≈0.5 V @ 10 μA)

(2) Use pulse techniques: PW ≈ 300 μs, duty cycle ≤ 2% to avoid internal heating due to interbase modulation which may result in erroneous readings.

(3) Base-One Peak Pulse Voltage is measured in circuit of Figure 3. This specification is used to ensure minimum pulse amplitude for applications in SCR firing circuits and other types of pulse circuits.

FIGURE 1
UNIJUNCTION TRANSISTOR SYMBOL AND NOMENCLATURE

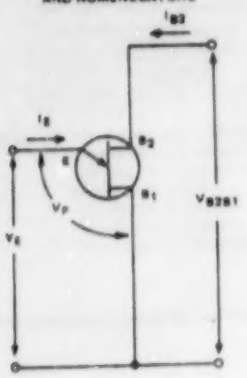


FIGURE 2
STATIC EMITTER CHARACTERISTIC CURVES
(Exaggerated to Show Details)

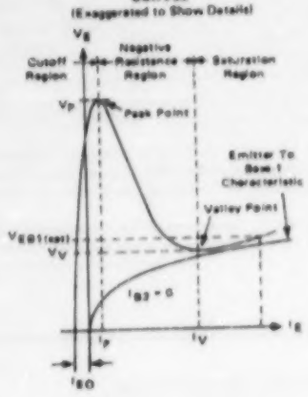
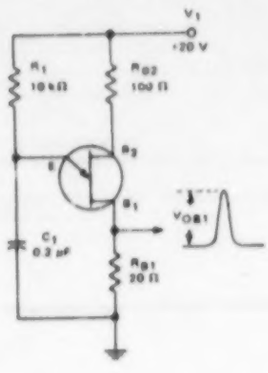


FIGURE 3 – V_{OB1} TEST CIRCUIT
(Typical Relaxation Oscillator)

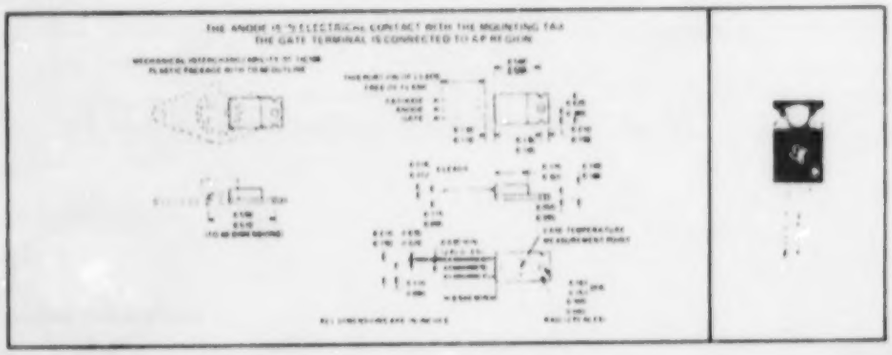


SERIES TIC106
P-N-P-N SILICON REVERSE-BLOCKING TRIODE THYRISTORS

SERIES TIC106
BULLETIN NO. DL-S 7111609, APRIL 1971

- 5 A DC
- 30 V to 400 V
- 30 A Surge-Current
- Max I_{GT} of 200 μA

mechanical data



7

absolute maximum ratings over operating case temperature range (unless otherwise noted)

	TIC106Y	TIC106F	TIC106A	TIC106B	TIC106C	TIC106D	UNIT
Repetitive Peak Off-State Voltage, V_{DRM} (See Note 1)	30	50	100	200	300	400	V
Repetitive Peak Reverse Voltage, V_{RRM}	30	50	100	200	300	400	V
Continuous On-State Current at (or below) 80°C Case Temperature (See Note 2)	5						A
Average On-State Current (180° Conduction Angle) at (or below) 80°C Case Temperature (See Note 3)	3.2						A
Surge On-State Current (See Note 4)	30						A
Peak Positive Gate Current (Pulse Width ≤ 300 μs)	0.2						A
Peak Gate Power Dissipation (Pulse Width ≤ 300 μs)	1.3						W
Average Gate Power Dissipation (See Note 5)	0.3						W
Operating Case Temperature Range	-40 to 110						°C
Storage Temperature Range	-40 to 125						°C
Lead Temperature 1/16 Inch from Case for 10 Seconds	230						°C

NOTES: 1. These values apply when the gate-cathode resistance R_{GK} = 1 kΩ.
2. These values apply for continuous d.c. operation with resistive load. Above 80°C derate according to Figure 3.
3. This value may be applied continuously under single-phase 60-Hz half-sine-wave operation with resistive load. Above 80°C derate according to Figure 3.
4. This value applies for one 60-Hz half-sine-wave when the device is operating at (or below) rated values of peak reverse voltage and on-state current. Surge may be repeated after the device has returned to original thermal equilibrium.
5. This value applies for a maximum averaging time of 16.6 ms.

SERIES TIC106
P-N-P-N SILICON REVERSE-BLOCKING TRIODE THYRISTORS

electrical characteristics at 25°C case temperature (unless otherwise noted)

PARAMETER		TEST CONDITIONS			MIN	TYP	MAX	UNIT
I_{DRM}	Repetitive Peak Off-State Current	V_D = Rated V_{DRM},	R_{GK} = 1 kΩ,	T_C = 110°C			400	μA
I_{RRM}	Repetitive Peak Reverse Current	V_R = Rated V_{RRM},	I_G = 0,	T_C = 110°C			1	mA
I_{GT}	Gate Trigger Current	V_{AA} = 6 V,	R_L = 100 Ω,	$t_{p(g)}$ = 20 μs		60	200	μA
V_{GT}	Gate Trigger Voltage	V_{AA} = 6 V,	R_L = 100 Ω,	R_{GK} = 1 kΩ,			1.2	V
		$t_{p(g)}$ = 20 μs,	T_C = −40°C					
		V_{AA} = 6 V,	R_L = 100 Ω,	R_{GK} = 1 kΩ,	0.4	0.6	1	
		$t_{p(g)}$ = 20 μs						
		V_{AA} = 6 V,	R_L = 100 Ω,	R_{GK} = 1 kΩ,	0.2			
		$t_{p(g)}$ = 20 μs,	T_C = 110°C					
I_H	Holding Current	V_{AA} = 6 V,	R_{GK} = 1 kΩ,	Initiating I_T = 10 mA,			6	mA
		T_C = −40°C						
		V_{AA} = 6 V,	R_{GK} = 1 kΩ,	Initiating I_T = 10 mA			5	
V_{TM}	Peak On-State Voltage	I_{TM} = 5 A,	See Note 6				1.7	V
dv/dt	Critical Rate of Rise of Off-State Voltage	V_D = Rated V_D,	R_{GK} = 1 kΩ,	T_C = 110°C		10		V/μs

thermal characteristics

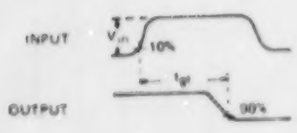
PARAMETER		MAX	UNIT
$R_{\theta JC}$	Junction-to-Case Thermal Resistance	3.5	°C/W
$R_{\theta JA}$	Junction-to-Free-Air Thermal Resistance	62.5	

NOTE 6: This parameter must be measured using pulse techniques, t_w = 300 μs, duty cycle ≤ 2%. Voltage-sensing contacts, separate from the current-carrying contacts, are located within 0.125 inch from the device body.

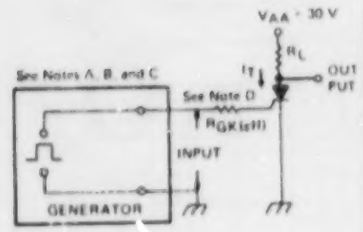
switching characteristics at 25°C case temperature

PARAMETER		TEST CONDITIONS	TYP	UNIT
t_{gt}	Gate-Controlled Turn-On Time	V_{AA} = 30 V, R_L = 6 Ω, $R_{GK(eff)}$ = 5 kΩ, V_{in} = 50 V, See Figure 1	1.75	μs
t_q	Circuit-Commutated Turn-Off Time	V_{AA} = 30 V, R_L = 6 Ω, I_{RM} = 8 A, See Figure 2	7.7	μs

PARAMETER MEASUREMENT INFORMATION

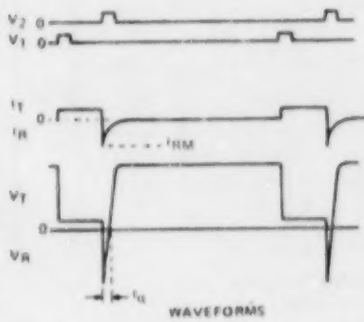


VOLTAGE WAVEFORMS

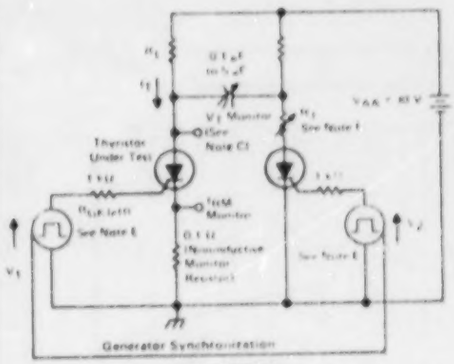


TEST CIRCUIT

FIGURE 1 – GATE-CONTROLLED TURN-ON TIME



WAVEFORMS



TEST CIRCUIT

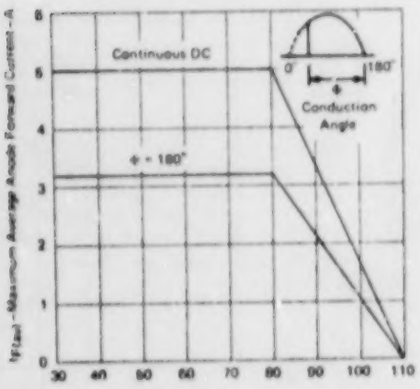
FIGURE 2–CIRCUIT COMMUTATED TURN-OFF TIME

NOTES: A. V_{in} is measured with gate and cathode terminals open.
B. The input waveform of Figure 1 has the following characteristics: t_r = 40 ns, t_w = 20 μs.
C. Waveforms are monitored on an oscilloscope with the following characteristics: t_r = 14 ns, R_{in} = 10 MΩ, C_{in} = 12 pF.
D. $R_{GK(eff)}$ includes the total resistance of the generator and the external resistor.
E. Pulse generators for V_1 and V_2 are synchronized to provide an anode current waveform with the following characteristics: t_w = 90 to 300 μs, duty cycle = 1%. The pulse widths of V_1 and V_2 are ≥ 10 μs.
F. Resistor R_L is adjusted for I_{RM} = 8 A.

SERIES TIC106
P-N-P-N SILICON REVERSE-BLOCKING TRIODE THYRISTORS

THERMAL INFORMATION

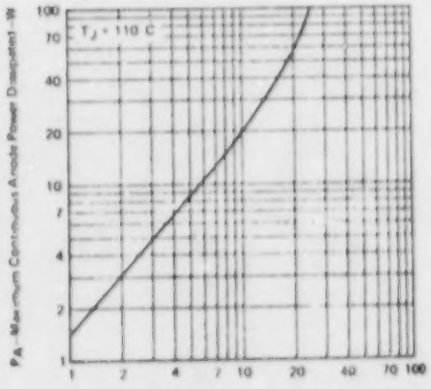
AVERAGE ANODE
FORWARD CURRENT DERATING CURVE



T_C—Case Temperature—°C

FIGURE 3

MAXIMUM CONTINUOUS ANODE POWER DISSIPATED
vs
CONTINUOUS ANODE FORWARD CURRENT

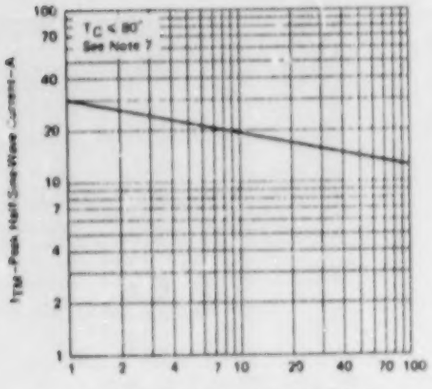


I_F—Continuous Anode Forward Current—A

FIGURE 4

7

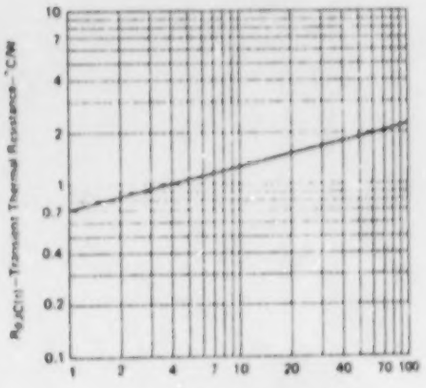
SURGE ON-STATE CURRENT
vs
CYCLES OF CURRENT DURATION



Consecutive 60-Hz Half Sine-Wave Cycles

FIGURE 5

TRANSIENT THERMAL RESISTANCE
vs
CYCLES OF CURRENT DURATION



Consecutive 60-Hz Half Sine-Wave Cycles

FIGURE 6

NOTE 9: This curve shows the maximum number of cycles of surge current for which gate control is guaranteed provided the device is initially at nonoperating thermal equilibrium.

TYPICAL CHARACTERISTICS

GATE TRIGGER CURRENT
vs
CASE TEMPERATURE

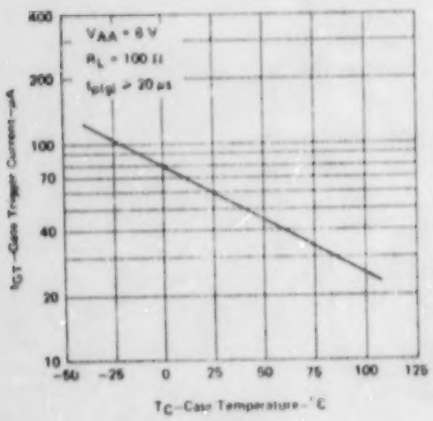


FIGURE 7

GATE TRIGGER VOLTAGE
vs
CASE TEMPERATURE

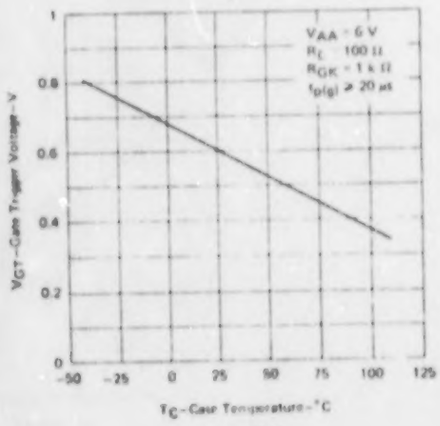


FIGURE 8

GATE FORWARD VOLTAGE
vs
GATE FORWARD CURRENT

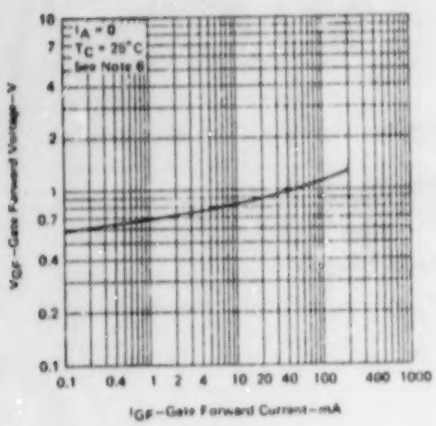


FIGURE 9

HOLDING CURRENT
vs
CASE TEMPERATURE

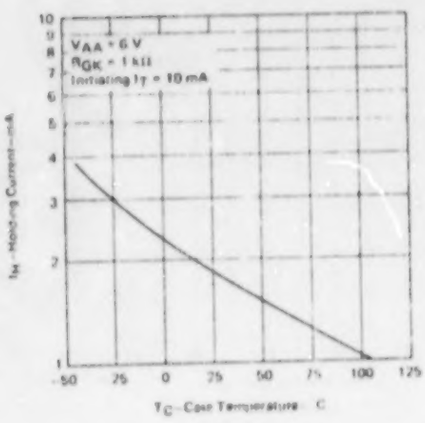


FIGURE 10

NOTE 6: This parameter must be measured using pulse techniques, t_w = 300 μs, duty cycle ≤ 2%. Voltage-sensing contacts, separate from the current-carrying contacts, are located within 0.125 inch from the device body.

TYPICAL CHARACTERISTICS

PEAK ON-STATE VOLTAGE
vs
PEAK ON-STATE CURRENT

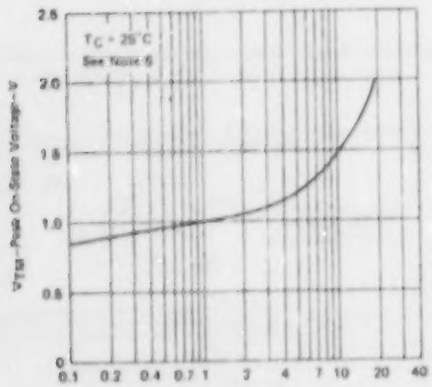


FIGURE 11

7

GATE CONTROLLED TURN-ON TIME
vs
GATE CURRENT

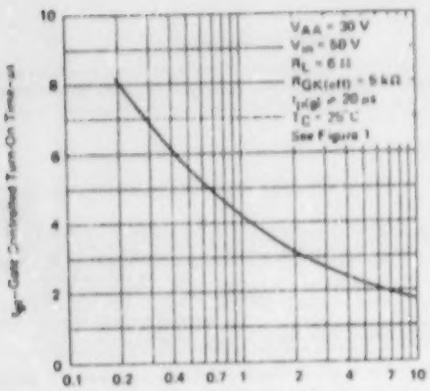


FIGURE 12

CIRCUIT COMMUTATED TURN-OFF TIME
vs
CASE TEMPERATURE

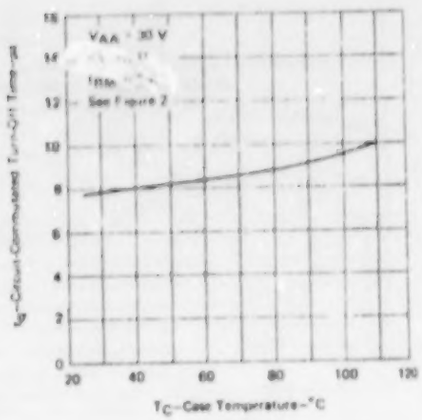


FIGURE 13

NOTE 6: This parameter must be measured using pulse techniques, t_w = 300 μs, duty cycle ≤ 2%. Voltage-sensing contacts, separate from the current-carrying contacts, are located within 0.125 inch from the device body.

PRINTED IN U.S.A.
To (what assume any responsibility for any circuits shown or represent that they are free from patent infringement.
TEXAS INSTRUMENTS RESERVES THE RIGHT TO MAKE CHANGES AT ANY TIME IN ORDER TO IMPROVE DESIGN AND TO SUPPLY THE BEST PRODUCTS POSSIBLE.

SERIES TIC215, TIC216
SILICON BIDIRECTIONAL TRIODE THYRISTORS

SERIES TIC215, TIC216
BULLETIN NO. DL-S 7111629, DECEMBER 1971

SENSITIVE-GATE TRIACS
3 A and 6 A RMS • 100 V, 200 V, and 400 V

description

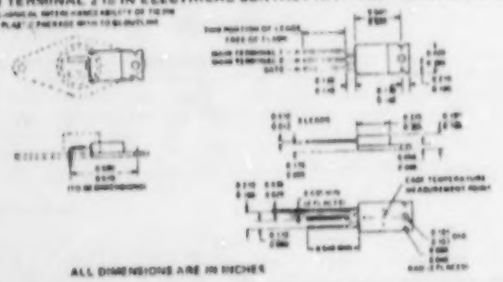
These devices are bidirectional triode thyristors (triacs) which may be triggered from the off state by either polarity of gate signal with Main Terminal 2 at either polarity.

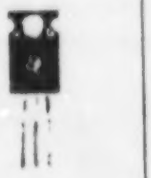
mechanical data

SERIES TIC215 — MAIN TERMINAL 2 IS IN ELECTRICAL CONTACT WITH THE CASE

ALL JEDEC TO-39 DIMENSIONS AND NOTES ARE APPLICABLE

SERIES TIC216 — MAIN TERMINAL 2 IS IN ELECTRICAL CONTACT WITH THE MOUNTING TAB





7

absolute maximum ratings over operating case temperature range (unless otherwise noted)†

		SERIES TIC215	SERIES TIC216	UNIT
Repetitive Peak Off-State Voltage, V_{DRM} (See Note 1)	A Suffix	100	100	V
	B Suffix	200	200	
	D Suffix	400	400	
Full-Cycle RMS On-State Current at (or below) 70°C Case Temperature, $I_{T(RMS)}$ (See Note 2)		3	6	A
Peak On-State Surge Current, Full-Sine-Wave, I_{TSM} (See Note 3)		20	60	A
Peak Gate Current, I_{GM}		±1	±1	A
Operating Case Temperature Range		-40 to 110		°C
Storage Temperature Range		-40 to 125		°C
Lead or Terminal Temperature 1/16 Inch from Case for 10 Seconds		230		°C

NOTES. 1. These values apply bidirectionally for any value of resistance between the gate and Main Terminal 1.
2. This value applies for 50 Hz to 60 Hz full-sine-wave operation with resistive load. Above 70°C derate linearly to 110°C case temperature at the rate of 75 mA/°C for Series TIC215 and 150 mA/°C for Series TIC216.
3. This value applies for one 60 Hz full sine wave when the device is operating at (or below) rated values of peak reverse voltage and on-state current. Surge may be repeated after the device has returned to original thermal equilibrium.

†All voltage values are with respect to Main Terminal 1.

SERIES TIC215, TIC216
SILICON BIDIRECTIONAL TRIODE THYRISTORS

electrical characteristics at 25°C case temperature (unless otherwise noted)†

PARAMETER		TEST CONDITIONS			SERIES TIC215			SERIES TIC216			UNIT
					MIN	TYP	MAX	MIN	TYP	MAX	
I_{DRM}	Repetitive Peak Off-State Current	V_{DRM} = Rated V_{DRM},	I_G = 0,	T_C = 110°C			±2			±2	mA
I_{GTM}	Peak Gate Trigger Current	V_{supply} = +12 V†,	R_L = 10 Ω,	$t_{p(g)}$ ≥ 20 μs			5			5	mA
		V_{supply} = +12 V†,	R_L = 10 Ω,	$t_{p(g)}$ ≥ 20 μs			-5			-5	
		V_{supply} = −12 V†,	R_L = 10 Ω,	$t_{p(g)}$ ≥ 20 μs			-5			-5	
		V_{supply} = −12 V†,	R_L = 10 Ω,	$t_{p(g)}$ ≥ 20 μs			10			10	
V_{GTM}	Peak Gate Trigger Voltage	V_{supply} = +12 V†,	R_L = 10 Ω,	$t_{p(g)}$ ≥ 20 μs			2.2			2.2	V
		V_{supply} = +12 V†,	R_L = 10 Ω,	$t_{p(g)}$ ≥ 20 μs			-2.2			-2.2	
		V_{supply} = −12 V†,	R_L = 10 Ω,	$t_{p(g)}$ ≥ 20 μs			-2.2			-2.2	
		V_{supply} = −12 V†,	R_L = 10 Ω,	$t_{p(g)}$ ≥ 20 μs			3			3	
V_{TM}	Peak On-State Voltage	I_{TM} = ±4.2 A,	I_G = 100 mA,	See Note 4			±2				V
		I_{TM} = ±8.4 A,	I_G = 100 mA,	See Note 4						±1.7	
I_H	Holding Current	V_{supply} = +12 V†,	I_G = 0,	Initiating I_{TM} = 100 mA			30			30	mA
		V_{supply} = −12 V†,	I_G = 0,	Initiating I_{TM} = −100 mA			-30			-30	
I_L	Latching Current	V_{supply} = +12 V†,	See Note 5				50			50	mA
		V_{supply} = −12 V†,	See Note 5				-20			-20	

†All voltage values are with respect to Main Terminal 1.

NOTES: 4. This parameter must be measured using pulse techniques, t_w ≤ 1 ms, duty cycle ≤ 2%. Voltage-sensing contacts, separate from the current-carrying contacts, are located within 0.125 inch from the device body.

5. The triacs are triggered by a 15 V (open-circuit amplitude) pulse supplied by a generator with the following characteristics: R_G = 100 Ω, t_w = 20 μs, t_r ≤ 15 ns, t_f ≤ 15 ns, f = 1 kHz.

thermal characteristics

PARAMETER		SERIES TIC215	SERIES TIC216	UNIT
		MAX	MAX	
$R_{\theta JC}$	Junction-to-Case Thermal Resistance	8.6	5.1	°C/W
$R_{\theta JA}$	Junction-to-Free-Air Thermal Resistance	175	62.5	

PRINTED IN U.S.A.

TEXAS INSTRUMENTS
INCORPORATED
POST OFFICE BOX 5012 • DALLAS, TEXAS 75222

TEXAS INSTRUMENTS RESERVES THE RIGHT TO MAKE CHANGES AT ANY TIME IN ORDER TO IMPROVE DESIGN AND TO SUPPLY THE BEST PRODUCT POS

National Semiconductor

Voltage Regulators

LM123/LM223/LM323 3 Amp, 5 Volt Positive Regulator

General Description

The LM123 is a three-terminal positive regulator with a preset 5V output and a load driving capability of 3 amps. New circuit design and processing techniques are used to provide the high output current without sacrificing the regulation characteristics of lower current devices.

The 3 amp regulator is virtually blowout proof. Current limiting, power limiting, and thermal shutdown provide the same high level of reliability obtained with these techniques in the LM109 1 amp regulator.

No external components are required for operation of the LM123. If the device is more than 4 inches from the filter capacitor, however, a 1μF solid tantalum capacitor should be used on the input. A 0.1μF or larger capacitor may be used on the output to reduce load transient spikes created by fast switching digital logic, or to swamp out stray load capacitance.

An overall worst case specification for the combined effects of input voltage, load currents, ambient temperature, and power dissipation ensure that the LM123 will perform satisfactorily as a system element.

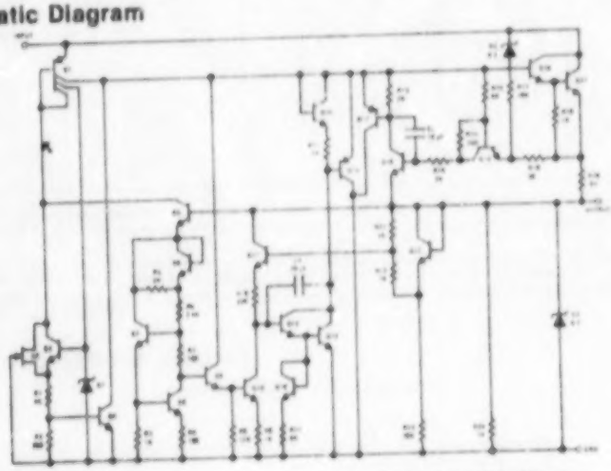
For applications requiring other voltages, see LM150 series data sheet.

Operation is guaranteed over the junction temperature range −55°C to +150°C. An electrically identical LM223 operates from −25°C to +150°C and the LM323 is specified from 0°C to +125°C junction temperature. A hermetic TO-3 package is used for high reliability and low thermal resistance.

Features

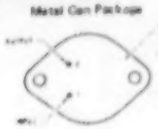
- 3 amp output current
- Internal current and thermal limiting
- 0.01Ω typical output impedance
- 7.5 minimum input voltage
- 30W power dissipation
- 100% electrical burn-in

Schematic Diagram



Connection Diagram

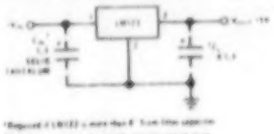
Metal Can Package



Order Number LM123K STEEL, LM223K STEEL or LM323K STEEL
See Package K02A

Typical Applications

Basic 3 Amp Regulator



Absolute Maximum Ratings

Input Voltage	20V
Power Dissipation	Internally Limited
Operating Junction Temperature Range	
LM123	−55°C to +150°C
LM223	−25°C to +150°C
LM323	0°C to +125°C
Storage Temperature Range	−65°C to +150°C
Lead Temperature (Soldering, 10 sec)	300°C

Preconditioning

Burn-In in Thermal Limit — **100% All Devices**

Electrical Characteristics (Note 1)

PARAMETER	CONDITIONS	LM123/LM223			LM323			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
Output Voltage	$T_j = 25°C$ $V_{IN} = 7.5V, I_{OUT} = 0$	4.7	5	5.3	4.8	5	5.2	V
Output Voltage	$7.5V \le V_{IN} \le 15V$ $0 \le I_{OUT} \le 3A, P \le 30W$	4.6		5.4	4.75		5.25	V
Line Regulation (Note 3)	$T_j = 25°C$ $7.5V \le V_{IN} \le 15V$		5	25		5	25	mV
Load Regulation (Note 3)	$T_j = 25°C, V_{IN} = 7.5V$ $0 \le I_{OUT} \le 3A$		25	100		25	100	mV
Quiescent Current	$7.5V \le V_{IN} \le 15V$ $0 \le I_{OUT} \le 3A$		12	20		12	20	mA
Output Noise Voltage	$T_j = 25°C$ $10 Hz \le f \le 100 kHz$		40			40		μV/V
Short Circuit Current Limit	$T_j = 25°C$ $V_{IN} = 15V$ $V_{IN} = 7.5V$		3 4	4.5 5		3 4	4.5 5	A A
Long Term Stability				35			35	mV
Thermal Resistance Junction to Case (Note 2)			2			2		°C/W

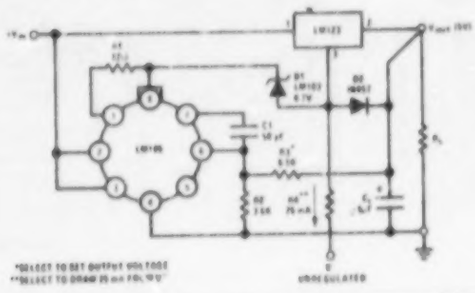
Note 1: Unless otherwise noted, specifications apply for $-55°C \le T_j \le +150°C$ for the LM123, $-25°C \le T_j \le +150°C$ for the LM223, and $0°C \le T_j \le +125°C$ for the LM323. Although power dissipation is internally limited, specifications apply only for $P \le 30W$.

Note 2: Without a heat sink, the thermal resistance of the TO-3 package is about 35°C/W. With a heat sink, the effective thermal resistance can only approach the specified values of 2°C/W, depending on the efficiency of the heat sink.

Note 3: Load and line regulation are specified at constant junction temperature. Pulse testing is required with a pulse width ≤ 1 ms and a duty cycle ≤ 5%.

Typical Applications (cont'd.)

Adjustable Output 'W' – 10V 0.1% Regulation

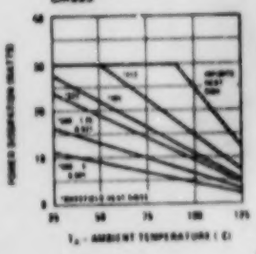


*SELECT TO SET output VOLTAGE
**SELECT TO OBTAIN 25 mA FOR R3

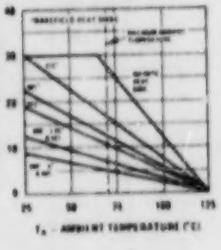
ISOLATED

Typical Performance Characteristics

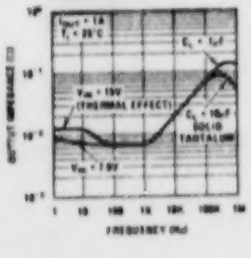
Maximum Average Power Dissipation For LM123, LM223



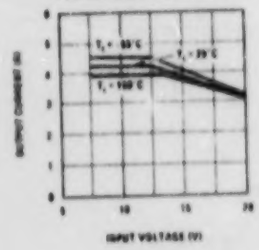
Maximum Average Power Dissipation For LM323



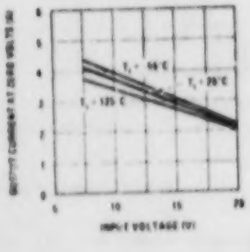
Output Impedance



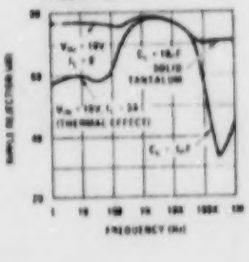
Peak Available Output Current



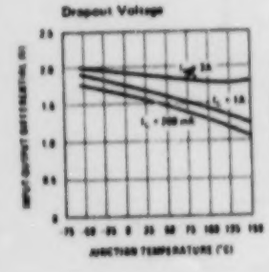
Short Circuit Current



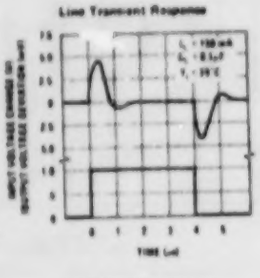
Ripple Rejection



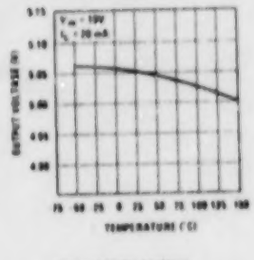
Dropout Voltage



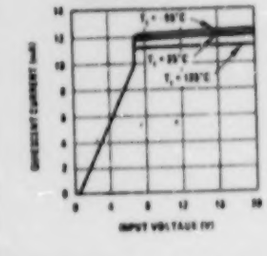
Line Transient Response



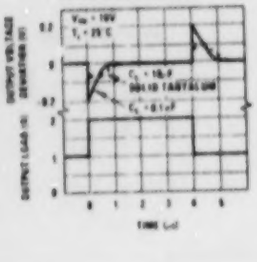
Output Voltage



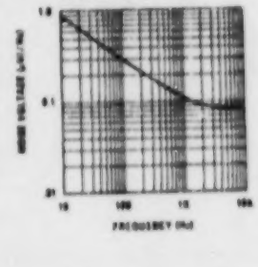
Quiescent Current



Load Transient Response

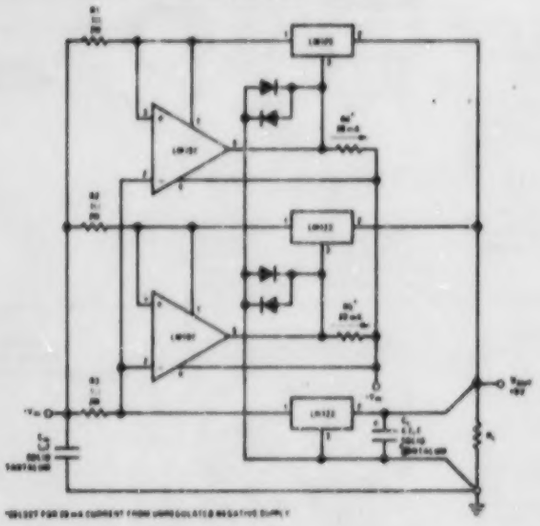


Output Noise Voltage

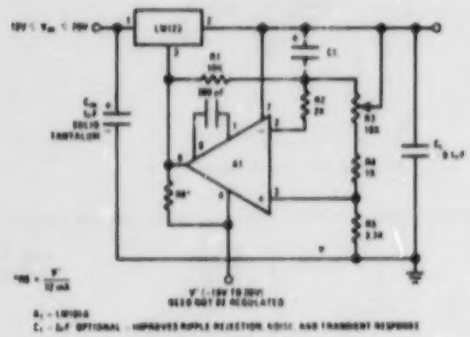


Typical Applications (cont'd.)

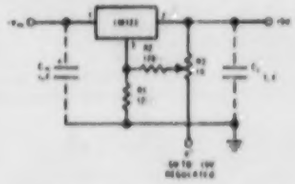
10 Amp Regulator With Complete Overload Protection



Adjustable Regulator 0–10V @ 3A



Trimming Output to 5V



54/74 FAMILIES OF COMPATIBLE TTL CIRCUITS

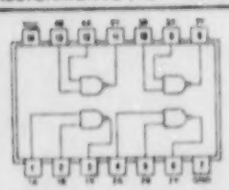
PIN ASSIGNMENTS (TOP VIEWS)

QUADRUPLE 2-INPUT POSITIVE-NAND GATES

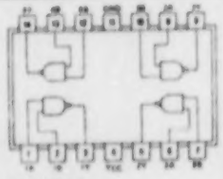
00

positive logic:
$Y = \overline{AB}$

See page 6-2



SN5400 (J)
SN54H00 (J)
SN54L00 (J)
SN54LS00 (J, W)
SN54S00 (J, W)
SN7400 (J, N)
SN74H00 (J, N)
SN74L00 (J, N)
SN74LS00 (J, N)
SN74S00 (J, N)



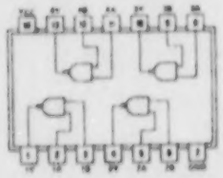
SN5400 (W)
SN54H00 (W)
SN54L00 (T)

QUADRUPLE 2-INPUT POSITIVE-NAND GATES WITH OPEN-COLLECTOR OUTPUTS

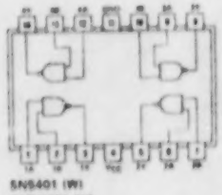
01

positive logic:
$Y = \overline{AB}$

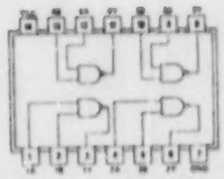
See page 6-4



SN5401 (J)
SN54LS01 (J, W)
SN7401 (J, N)
SN74LS01 (J, N)



SN5401 (W)
SN54H01 (W)
SN54L01 (T)



SN54H01 (J)
SN74H01 (J, N)

QUADRUPLE 2-INPUT POSITIVE-NOR GATES

02

positive logic:
$Y = \overline{A+B}$

See page 6-6

SN5402 (J)
SN54LC2 (J)
SN54LS02 (J, W)
SN54S02 (J, W)
SN7402 (J, N)
SN74LC2 (J, N)
SN74LS02 (J, N)
SN74S02 (J, N)

SN5402 (W)
SN54L02 (T)

POSITIVE-NAND GATES AND INVERTERS WITH TOTEM-POLE OUTPUTS

6

recommended operating conditions

	54 FAMILY / 74 FAMILY	SERIES 54 / SERIES 74			SERIES 54H / SERIES 74H			SERIES 54L / SERIES 74L			SERIES 54LS / SERIES 74LS			SERIES 54S / SERIES 74S			UNIT
		'00, '04, '10, '20, '30			'H00, 'H04, 'H10, 'H20, 'H30			'L00, 'L04, 'L10, 'L20, 'L30			'LS00, 'LS04, 'LS10, 'LS20, 'LS30			'S00, 'S04, 'S10, 'S20, 'S30, 'S133			
		MIN	NOM	MAX	MIN	NOM	MAX	MIN	NOM	MAX	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	54 Family	4.5	5	5.5	4.5	5	5.5	4.5	5	5.5	4.5	5	5.5	4.5	5	5.5	V
	74 Family	4.75	5	5.25	4.75	5	5.25	4.75	5	5.25	4.75	5	5.25	4.75	5	5.25	
High-level output current, I_{OH}	54 Family			−400			−500			−100			−400			−1000	μA
	74 Family			−400			−500			−200			−400			−1000	
Low-level output current, I_{OL}	54 Family			16			20			2			4			20	mA
	74 Family			16			20			3.6			8			20	
Operating free-air temperature, T_A	54 Family	−55		125	−55		125	−55		125	−55		125	−55		125	°C
	74 Family	0		70	0		70	0		70	0		70	0		70	

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST FIGURE	TEST CONDITIONS†			SERIES 54 / SERIES 74			SERIES 54H / SERIES 74H			SERIES 54L / SERIES 74L			SERIES 54LS / SERIES 74LS			SERIES 54S / SERIES 74S			UNIT
					'00, '04, '10, '20, '30			'H00, 'H04, 'H10, 'H20, 'H30			'L00, 'L04, 'L10, 'L20, 'L30			'LS00, 'LS04, 'LS10, 'LS20, 'LS30			'S00, 'S04, 'S10, 'S20, 'S30, 'S133			
					MIN	TYP‡	MAX	MIN	TYP‡	MAX	MIN	TYP‡	MAX	MIN	TYP‡	MAX	MIN	TYP‡	MAX	
V_{IH} High-level input voltage	1, 2				2			2			2			2			2			V
V_{IL} Low-level input voltage	1, 2			54 Family			0.8			0.8			0.7			0.7			0.8	V
				74 Family			0.8			0.8			0.7			0.8			0.8	
V_{IK} Input clamp voltage	3	V_{CC} = MIN, I_I = §					−1.5			−1.5						−1.5			−1.2	V
V_{OH} High-level output voltage	1	V_{CC} = MIN, V_{IL} = V_{IL} max, I_{OH} = MAX		54 Family	2.4	3.4		2.4	3.5		2.4	3.3		2.5	3.4		2.5	3.4		V
				74 Family	2.4	3.4		2.4	3.5		2.4	3.2		2.7	3.4		2.7	3.4		
V_{OL} Low-level output voltage	2	V_{CC} = MIN, V_{IH} = 2 V	I_{OL} = MAX	54 Family		0.2	0.4		0.2	0.4		0.15	0.3		0.25	0.4			0.5	V
				74 Family		0.2	0.4		0.2	0.4		0.2	0.4		0.25	0.5			0.5	
			I_{OL} = 4 mA	Series 74LS												0.4				
I_I Input current at maximum input voltage	4	V_{CC} = MAX		V_I = 5.5 V			1			1			0.1						1	mA
				V_I = 7 V												0.1				
I_{IH} High-level input current	4	V_{CC} = MAX		V_{IH} = 2.4 V			40			50			10							μA
				V_{IH} = 2.7 V												20			50	
I_{IL} Low-level input current	5	V_{CC} = MAX		V_{IL} = 0.3 V									−0.18							mA
				V_{IL} = 0.4 V			−1.6			−2						−0.4				
				V_{IL} = 0.5 V															−2	
I_{OS} Short-circuit output current*	6	V_{CC} = MAX		54 Family	−20		−55	−40		−100	−3		−15	−20		−100	−40		−100	mA
				74 Family	−18		−55	−40		−100	−3		−15	−20		−100	−40		−100	
I_{CC} Supply current	7	V_{CC} = MAX			See table on next page															mA

†For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡All typical values are at V_{CC} = 5 V, T_A = 25°C.
§I_I = −12 mA for SN54'/SN74', −8 mA for SN54H'/SN74H', and −18 mA for SN54LS'/SN74LS' and SN54S'/SN74S'.
*Not more than one output should be shorted at a time, and for SN54H'/SN74H', SN54LS'/SN74LS', and SN54S'/SN74S', duration of short-circuit should not exceed 1 second.

POSITIVE-NAND GATES AND INVERTERS WITH TOTEM-POLE OUTPUTS

supply current¶

TYPE	I_{CCH} (mA) Total with outputs high TYP	I_{CCH} (mA) Total with outputs high MAX	I_{CCL} (mA) Total with outputs low TYP	I_{CCL} (mA) Total with outputs low MAX	I_{CC} (mA) Average per gate (50% duty cycle) TYP
'00	4	8	12	22	2
'04	6	12	18	33	2
'10	3	6	9	16.5	2
'20	2	4	6	11	2
'30	1	2	3	6	2
'H00	10	16.8	26	40	4.5
'H04	16	26	40	58	4.5
'H10	7.5	12.6	19.5	30	4.5
'H20	5	8.4	13	20	4.5
'H30	2.5	4.2	6.5	10	4.5
'L00	0.44	0.8	1.16	2.04	0.20
'L04	0.66	1.2	1.74	3.06	0.20
'L10	0.33	0.6	0.87	1.53	0.20
'L20	0.22	0.4	0.58	1.02	0.20
SN54L30	0.11	0.33	0.29	0.51	0.20
SN74L30	0.11	0.2	0.29	0.51	0.20
'LS00	0.8	1.6	2.4	4.4	0.4
'LS04	1.2	2.4	3.6	6.6	0.4
'LS10	0.6	1.2	1.8	3.3	0.4
'LS20	0.4	0.8	1.2	2.2	0.4
'LS30	0.35	0.5	0.6	1.1	0.48
'S00	10	16	20	36	3.75
'S04	15	24	30	54	3.75
'S10	7.5	12	15	27	3.75
'S20	5	8	10	18	3.75
'S30	3	5	5.5	10	4.25
'S133	3	5	5.5	10	4.25

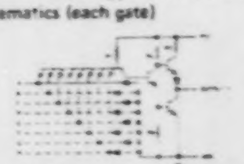
¶ Maximum values of I_{CC} are over the recommended operating ranges of V_{CC} and T_A; typical values are at $V_{CC} = 5\ V$, $T_A = 25°C$.

switching characteristics at $V_{CC} = 5\ V$, $T_A = 25°C$

TYPE	TEST CONDITIONS#	t_{PLH} (ns) Propagation delay time, low-to-high-level output MIN	TYP	MAX	t_{PHL} (ns) Propagation delay time, high-to-low-level output MIN	TYP	MAX
'00, '10	$C_L = 15\ pF$, $R_L = 400\ \Omega$		11	22		7	15
'04, '20			12	22		8	15
'30			13	22		8	15
'H00	$C_L = 25\ pF$, $R_L = 280\ \Omega$		5.9	10		6.2	10
'H04			6	10		6.5	10
'H10			5.9	10		6.3	10
'H20			6	10		7	10
'H30			6.8	10		8.9	12
'L00, 'L04, 'L10, 'L20	$C_L = 50\ pF$, $R_L = 4\ k\Omega$		35	60		31	60
'L30			35	60		70	100
'LS00, 'LS04, 'LS10, 'LS20	$C_L = 15\ pF$, $R_L = 2\ k\Omega$		9	15		10	15
'LS30			8	15		13	20
'S00, 'S04	$C_L = 15\ pF$, $R_L = 280\ \Omega$		3	4.5		3	5
'S10, 'S20	$C_L = 50\ pF$, $R_L = 280\ \Omega$		4.5			5	
'S30, 'S133	$C_L = 15\ pF$, $R_L = 280\ \Omega$		4	6		4.5	7
	$C_L = 50\ pF$, $R_L = 280\ \Omega$		5.5			6.5	

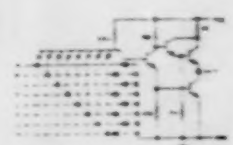
Load circuits and voltage waveforms are shown on pages 3-10 and 3-11.

schematics (each gate)

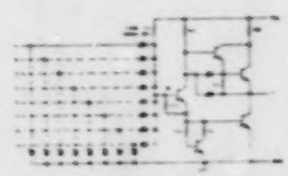


CIRCUIT	R1	R2	R3	R4
[illegible]	[illegible]	[illegible]	[illegible]	[illegible]
[illegible]	[illegible]	[illegible]	[illegible]	[illegible]

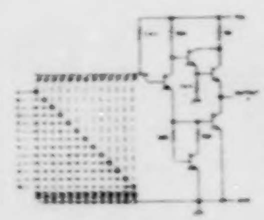
'00, '04, '10, '20, '30,
'L00, 'L04, 'L10, 'L20, 'L30, CIRCUITS
Input clamp diodes not on SN54L'/SN74L' circuits.



'H00, 'H04, 'H10, 'H20, 'H30 CIRCUITS



'LS00, 'LS04, 'LS10, 'LS20, 'LS30 CIRCUITS
*The 12-kΩ resistor is not on 'LS30.



'S00, 'S04, 'S10, 'S20, 'S30, 'S133 CIRCUITS

Resistor values shown are nominal and in ohms.

6

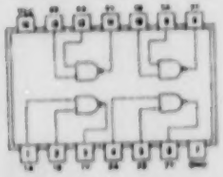
PIN ASSIGNMENTS (TOP VIEWS)

QUADRUPLE 2-INPUT
POSITIVE-NAND GATES
WITH OPEN-COLLECTOR OUTPUTS

03

positive logic:
$Y = \overline{AB}$

See page 6-4



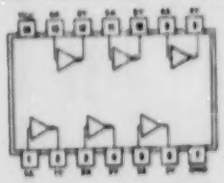
SN5403 (J)
SN54L03 (J)
SN54LS03 (J, W)
SN54S03 (J, W)
SN7403 (J, N)
SN74L03 (J, N)
SN74LS03 (J, N)
SN74S03 (J, N)

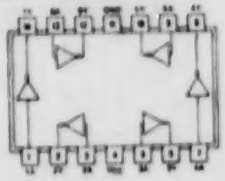
HEX INVERTERS

04

positive logic:
$Y = \overline{A}$

See page 6-2





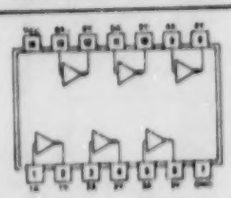
SN5404 (J)
SN54H04 (J)
SN54L04 (J)
SN54LS04 (J, W)
SN54S04 (J, W)
SN7404 (J, N)
SN74H04 (J, N)
SN74L04 (J, N)
SN74LS04 (J, N)
SN74S04 (J, N)
SN5404 (W)
SN54H04 (W)
SN54L04 (T)

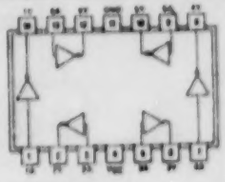
HEX INVERTERS
WITH OPEN-COLLECTOR OUTPUTS

05

positive logic:
$Y = \overline{A}$

See page 6-4





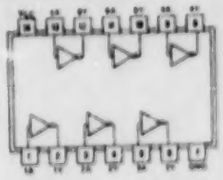
SN5405 (J)
SN54H05 (J)
SN54LS05 (J, W)
SN54S05 (J, W)
SN7405 (J, N)
SN74H05 (J, N)
SN74LS05 (J, N)
SN74S05 (J, N)
SN5405 (W)
SN54H05 (W)

HEX INVERTER BUFFERS/DRIVERS
WITH OPEN-COLLECTOR
HIGH-VOLTAGE OUTPUTS

06

positive logic:
$Y = \overline{A}$

See page 6-24



SN5406 (J, W)
SN7406 (J, N)

POSITIVE-NAND GATES AND INVERTERS WITH OPEN-COLLECTOR OUTPUTS

recommended operating conditions

		SERIES 54 / SERIES 74 '01, '03, '05, '12, '22			SERIES 54H / SERIES 74H 'H01, 'H05, 'H22			SERIES 54L / SERIES 74L 'L01, 'L03			SERIES 54LS / SERIES 74LS 'LS01, 'LS03, 'LS05, 'LS12, 'LS22			SERIES 54S / SERIES 74S 'S03, 'S05, 'S22			UNIT
		MIN	NOM	MAX	MIN	NOM	MAX	MIN	NOM	MAX	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	54 Family	4.5	5	5.5	4.5	5	5.5	4.5	5	5.5	4.5	5	5.5	4.5	5	5.5	V
	74 Family	4.75	5	5.25	4.75	5	5.25	4.75	5	5.25	4.75	5	5.25	4.75	5	5.25	
High-level output voltage, V_{OH}				5.5			5.5			5.5			5.5			5.5	V
Low-level output current, I_{OL}	54 Family			16			20			2			4			20	mA
	74 Family			16			20			3.6			8			20	
Operating free-air temperature, T_A	54 Family	-55		125	-55		125	-55		125	-55		125	-55		125	°C
	74 Family	0		70	0		70	0		70	0		70	0		70	

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER		TEST FIGURE	TEST CONDITIONS†		SERIES 54 / SERIES 74 '01, '03, '05, '12, '22			SERIES 54H / SERIES 74H 'H01, 'H05, 'H22			SERIES 54L / SERIES 74L 'L01, 'L03			SERIES 54LS / SERIES 74LS 'LS01, 'LS03, 'LS05, 'LS12, 'LS22			SERIES 54S / SERIES 74S 'S03, 'S05, 'S22			UNIT
					MIN	TYP‡	MAX	MIN	TYP‡	MAX	MIN	TYP‡	MAX	MIN	TYP‡	MAX	MIN	TYP‡	MAX	
V_{IH}	High-level input voltage	1, 2			2			2			2			2			2			V
V_{IL}	Low-level input voltage	1, 2		54 Family			0.8			0.8			0.8			0.7			0.8	V
				74 Family			0.8			0.8			0.8			0.8			0.8	
V_{IK}	Input clamp voltage	3	V_{CC} = MIN, I_I = §				-1.5			-1.5						-1.5			-1.2	V
I_{OH}	High-level output current	1	V_{CC} = MIN, V_{IL} = V_{IL} max, V_{OH} = 5.5 V				250			250			50			100			250	µA
V_{OL}	Low-level output voltage	2	V_{CC} = MIN, V_{IH} = 2 V, I_{OL} = MAX	54 Family		0.2	0.4		0.2	0.4		0.15	0.3		0.25	0.4			0.5	V
			V_{CC} = MIN, V_{IH} = 2 V, I_{OL} = MAX	74 Family		0.2	0.4		0.2	0.4		0.2	0.4		0.35	0.5			0.5	
			V_{CC} = MIN, V_{IH} = 2 V, I_{OL} = 4 mA	Series 74LS											0.25	0.4				
I_I	Input current at maximum input voltage	4	V_{CC} = MAX	V_I = 5.5 V			1			1			0.1						1	mA
				V_I = 7 V												0.1				
I_{IH}	High-level input current	4	V_{CC} = MAX	V_{IH} = 2.4 V			40			50			10							µA
				V_{IH} = 2.7 V												20			50	
I_{IL}	Low-level input current	5	V_{CC} = MAX	V_{IL} = 0.3 V									-0.18							mA
				V_{IL} = 0.4 V			-1.6			-2						-0.4				
				V_{IL} = 0.5 V															-2	
I_{CC}	Supply current	7	V_{CC} = MAX		See table on next page															mA

†For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡All typical values are at V_{CC} = 5 V, T_A = 25°C.

§I_I = −12 mA for SN54'/SN74', −8 mA for SN54H'/SN74H', and −18 mA for SN54LS'/SN74LS' and SN54S'/SN74S'.

POSITIVE-NAND GATES AND INVERTERS WITH OPEN-COLLECTOR OUTPUTS

schematics (each gate)

supply current†

TYPE	I_{CCH} (mA) Total with outputs high		I_{CCL} (mA) Total with outputs low		I_{CC} (mA) Average per Gate (50% duty cycle)
	TYP	MAX	TYP	MAX	TYP
'01	4	8	12	22	2
'03	4	8	12	22	2
'05	6	12	18	33	2
'12	3	6	9	16.5	2
'22	2	4	6	11	2
'H01	10	16.8	25	40	4.1
'H05	16	26	40	58	4.67
'H22	5	8.4	13	20	4.1
'L01	0.44	0.8	1.16	2.64	0.20
'L03	0.44	0.8	1.16	2.64	0.20
'L501	0.8	1.6	2.4	4.4	0.4
'L503	0.8	1.6	2.4	4.4	0.4
'L505	1.2	2.4	3.6	6.5	0.4
'L512	0.7	1.4	1.8	3.3	0.42
'L522	0.4	0.8	1.2	2.2	0.4
'503	6	13.2	20	36	3.25
'505	9	19.8	30	54	3.25
'522	3	6.6	10	18	3.25

† Maximum values of I_{CC} are over the recommended operating ranges of V_{CC} and T_A. Typical values are at V_{CC} = 5 V, T_A = 25°C

switching characteristics at V_{CC} = 5 V, T_A = 25°C

TYPE	TEST CONDITIONS†	t_{PLH} (ns) Propagation delay time, low-to-high-level output		t_{PHL} (ns) Propagation delay time, high-to-low-level output	
		MIN	TYP	MIN	MAX
'01, '03	C_L = 15 pF, R_L = 4 kΩ for t_{PLH}, 400 Ω for t_{PHL}		35		15
'05			60		15
'12, '22			35		15
'H01, 'H05, 'H22	C_L = 25 pF, R_L = 280 Ω		10		12
'L01, 'L03	C_L = 50 pF, R_L = 4 kΩ		60		60
'L501, 'L503, 'L505, 'L512, 'L522	C_L = 15 pF, R_L = 2 kΩ		17		28
	C_L = 15 pF, R_L = 280 Ω	2	5	2	7
'503, '505, '522	C_L = 50 pF, R_L = 280 Ω		15		

† C_L includes probe and jig capacitance. Voltage waveforms are shown on page 3-10 and 3-11.

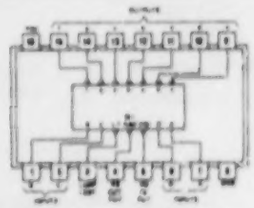
PIN ASSIGNMENTS (TOP VIEWS)

BCD-TO-SEVEN-SEGMENT DECODERS/DRIVERS

46 ACTIVE-LOW, OPEN-COLLECTOR, 30-V OUTPUTS

47 ACTIVE-LOW, OPEN-COLLECTOR, 15-V OUTPUTS

See page 7-22

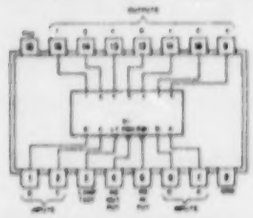


SN5446A (J, W) SN7446A (J, N)
SN54L46 (J) SN74L46 (J, N)
SN5447A (J, W) SN7447A (J, N)
SN54L47 (J) SN74L47 (J, N)
SN54LS47 (J, W) SN74LS47 (J, N)

BCD-TO-SEVEN-SEGMENT DECODERS/DRIVERS

48 INTERNAL PULL-UP OUTPUTS

See page 7-22

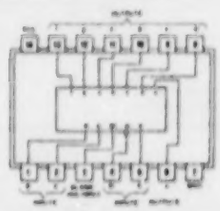


SN5448 (J, W) SN7448 (J, N)
SN54LS48 (J, W) SN74LS48 (J, N)

BCD-TO-SEVEN-SEGMENT DECODERS/DRIVERS

49 OPEN-COLLECTOR OUTPUTS

See page 7-22



SN5449 (W)
SN54LS49 (J, W) SN74LS49 (J, N)

5

TYPES SN5446A, '47A, '48, '49, SN54L46, 'L47, SN54LS47, 'LS48, 'LS49, SN7446A, '47A, '48, SN74L46, 'L47, SN74LS47, 'LS48, 'LS49
BCD-TO-SEVEN-SEGMENT DECODERS/DRIVERS

BULLETIN NO. DL-S 7611811, MARCH 1974—REVISED OCTOBER 1976

'46A, '47A, 'L46, 'L47, 'LS47 feature

- Open-Collector Outputs Drive Indicators Directly
- Lamp-Test Provision
- Leading/Trailing Zero Suppression

'48, 'LS48 feature

- Internal Pull-Ups Eliminate Need for External Resistors
- Lamp-Test Provision
- Leading/Trailing Zero Suppression

'49, 'LS49 feature

- Open-Collector Outputs
- Blanking Input

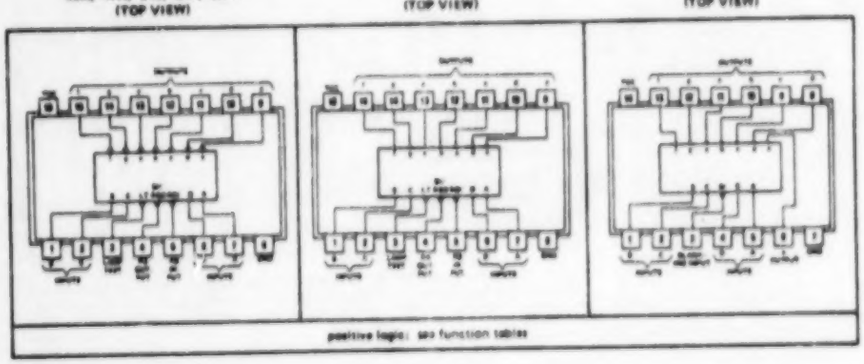
- All Circuit Types Feature Lamp Intensity Modulation Capability

TYPE	DRIVER OUTPUTS				TYPICAL POWER DISSIPATION	PACKAGES
	ACTIVE LEVEL	OUTPUT CONFIGURATION	SINK CURRENT	MAX VOLTAGE		
SN5446A	low	open-collector	40 mA	30 V	330 mW	J, W
SN5447A	low	open-collector	40 mA	15 V	370 mW	J, W
SN5448	high	2-kΩ pull-up	6.4 mA	5.5 V	265 mW	J, W
SN5449	high	open-collector	10 mA	5.5 V	165 mW	W
SN54L46	low	open-collector	20 mA	30 V	160 mW	J
SN54L47	low	open-collector	20 mA	15 V	160 mW	J
SN54LS47	low	open-collector	12 mA	15 V	35 mW	J, W
SN54LS48	high	2-kΩ pull-up	2 mA	5.5 V	125 mW	J, W
SN54LS49	high	open-collector	4 mA	5.5 V	40 mW	J, W
SN7446A	low	open-collector	40 mA	30 V	320 mW	J, N
SN7447A	low	open-collector	40 mA	15 V	320 mW	J, N
SN7448	high	2-kΩ pull-up	6.4 mA	5.5 V	265 mW	J, N
SN74L46	low	open-collector	20 mA	30 V	160 mW	J, N
SN74L47	low	open-collector	20 mA	15 V	160 mW	J, N
SN74LS47	low	open-collector	24 mA	15 V	35 mW	J, N
SN74LS48	high	2-kΩ pull-up	6 mA	5.5 V	125 mW	J, N
SN74LS49	high	open-collector	8 mA	5.5 V	40 mW	J, N

'46A, '47A, 'L46, 'L47, 'LS47
(TOP VIEW)

'48, 'LS48
(TOP VIEW)

'49, 'LS49
(TOP VIEW)



positive logic: see function tables

TYPES SN5446A, '47A, '48, '49, SN54L46, 'L47, SN54LS47, 'LS48, 'LS49, SN7446A, '47A, '48, SN74L46, 'L47, SN74LS47, 'LS48, 'LS49 BCD-TO-SEVEN-SEGMENT DECODERS/DRIVERS

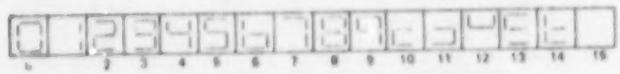
description

The '46A, 'L46, '47A, 'L47, and 'LS47 feature active-low outputs designed for driving common-anode VLEDs or incandescent indicators directly, and the '48, '49, 'LS48, 'LS49 feature active-high outputs for driving lamp buffers or common-cathode VLEDs. All of the circuits except '49 and 'LS49 have full ripple-blanking input/output controls and a lamp test input. The '49 and 'LS49 circuits incorporate a direct blanking input. Segment identification and resultant displays are shown below. Display patterns for BCD input counts above 9 are unique symbols to authenticate input conditions.

The '46A, '47A, '48, 'L46, 'L47, 'LS47, and 'LS48 circuits incorporate automatic leading and/or trailing-edge zero-blanking control (RBI and RBO). Lamp test (LT) of these types may be performed at any time when the BI/RBO node is at a high level. All types (including the '49 and 'LS49) contain an overriding blanking input (BI) which can be used to control the lamp intensity by pulsing or to inhibit the outputs. Inputs and outputs are entirely compatible for use with TTL or DTL logic outputs.

The SN54246/SN74246 through '249 and the SN54LS247/SN74LS247 through 'LS249 compose the 6 and the 9 with tails and have been designed to offer the designer a choice between two indicator fonts. The SN54249/SN74249 and SN54LS249/SN74LS249 are 16-pin versions of the 14-pin SN5449 and 'LS49. Included in the '249 circuit and 'LS249 circuits are the full functional capability for lamp test and ripple blanking, which is not available in the '49 or 'LS49 circuit.

SEGMENT IDENTIFICATION



NUMERICAL DESIGNATIONS AND RESULTANT DISPLAYS

'46A, '47A, 'L46, 'L47, 'LS47 FUNCTION TABLE

DECIMAL OR FUNCTION	INPUTS						BI/RBO†	OUTPUTS							NOTE
	LT	RBI	D	C	B	A		a	b	c	d	e	f	g	
0	H	H	L	L	L	L	H	ON	ON	ON	ON	ON	ON	OFF	1
1	H	X	L	L	L	H	H	OFF	ON	ON	OFF	OFF	OFF	OFF	
2	H	X	L	L	H	L	H	ON	ON	OFF	ON	ON	OFF	ON	
3	H	X	L	L	H	H	H	ON	ON	ON	ON	OFF	OFF	ON	
4	H	X	L	H	L	L	H	OFF	ON	ON	OFF	OFF	ON	ON	
5	H	X	L	H	L	H	H	ON	OFF	ON	ON	OFF	ON	ON	
6	H	X	L	H	H	L	H	OFF	OFF	ON	ON	ON	ON	ON	
7	H	X	L	H	H	H	H	ON	ON	ON	OFF	OFF	OFF	OFF	
8	H	X	H	L	L	L	H	ON	ON	ON	ON	ON	ON	ON	
9	H	X	H	L	L	H	H	ON	ON	ON	OFF	OFF	ON	ON	
10	H	X	H	L	H	L	H	OFF	OFF	OFF	ON	ON	OFF	ON	
11	H	X	H	L	H	H	H	OFF	OFF	ON	ON	OFF	OFF	ON	
12	H	X	H	H	L	L	H	OFF	ON	OFF	OFF	OFF	ON	ON	
13	H	X	H	H	L	H	H	ON	OFF	OFF	ON	OFF	ON	ON	
14	H	X	H	H	H	L	H	OFF	OFF	OFF	ON	ON	ON	ON	
15	H	X	H	H	H	H	H	OFF	OFF	OFF	OFF	OFF	OFF	OFF	
BI	X	X	X	X	X	X	L	OFF	OFF	OFF	OFF	OFF	OFF	OFF	2
RBI	H	L	L	L	L	L	L	OFF	OFF	OFF	OFF	OFF	OFF	OFF	3
LT	L	X	X	X	X	X	H	ON	ON	ON	ON	ON	ON	ON	4

H = high level, L = low level, X = irrelevant

NOTES: 1. The blanking input (BI) must be open or held at a high logic level when output functions 0 through 15 are desired. The ripple-blanking input (RBI) must be open or high if blanking of a decimal zero is not desired.
2. When a low logic level is applied directly to the blanking input (BI), all segment outputs are off regardless of the level of any other input.
3. When ripple-blanking input (RBI) and inputs A, B, C, and D are at a low level with the lamp test input high, all segment outputs go off and the ripple-blanking output (RBO) goes to a low level (response condition).
4. When the blanking input/ripple-blanking output (BI/RBO) is open or held high and a low is applied to the lamp-test input, all segment outputs are on.

†BI/RBO is wire-AND logic serving as blanking input (BI) and/or ripple-blanking output (RBO).

'48, 'LS48
FUNCTION TABLE

DECIMAL OR FUNCTION	INPUTS						BI/RBO†	OUTPUTS							NOTE
	LT	RBI	D	C	B	A		a	b	c	d	e	f	g	
0	H	H	L	L	L	L	H	H	H	H	H	H	H	L	1
1	H	X	L	L	L	H	H	L	H	H	L	L	L	L	
2	H	X	L	L	H	L	H	H	H	L	H	H	L	H	
3	H	X	L	L	H	H	H	H	H	H	H	L	L	H	
4	H	X	L	H	L	L	H	L	H	H	L	L	H	H	
5	H	X	L	H	L	H	H	H	L	H	H	L	H	H	
6	H	X	L	H	H	L	H	L	L	H	H	H	H	H	
7	H	X	L	H	H	H	H	H	H	H	L	L	L	L	
8	H	X	H	L	L	L	H	H	H	H	H	H	H	H	
9	H	X	H	L	L	H	H	H	H	H	L	L	H	H	
10	H	X	H	L	H	L	H	L	L	L	H	H	L	H	
11	H	X	H	L	H	H	H	L	L	H	H	L	L	H	
12	H	X	H	H	L	L	H	L	H	L	L	L	H	H	
13	H	X	H	H	L	H	H	H	L	L	H	L	H	H	
14	H	X	H	H	H	L	H	L	L	L	H	H	H	H	
15	H	X	H	H	H	H	H	L	L	L	L	L	L	L	
BI	X	X	X	X	X	X	L	L	L	L	L	L	L	L	2
RBI	H	L	L	L	L	L	L	L	L	L	L	L	L	L	3
LT	L	X	X	X	X	X	H	H	H	H	H	H	H	H	4

H = high level, L = low level, X = irrelevant
NOTES: 1. The blanking input (BI) must be open or held at a high logic level when output functions 0 through 15 are desired. The ripple-blanking input (RBI) must be open or high if blanking of a decimal zero is not desired.
2. When a low logic level is applied directly to the blanking input (BI), all segment outputs are low regardless of the level of any other input.
3. When ripple-blanking input (RBI) and inputs A, B, C, and D are at a low level with the lamp test input high, all segment outputs go low and the ripple blanking output (RBO) goes to a low level (response condition).
4. When the blanking input/ripple blanking output (BI/RBO) is open or held high and a low is applied to the lamp test input, all segment outputs are high.
†BI/RBO is wire-AND logic serving as blanking input (BI) and/or ripple blanking output (RBO).

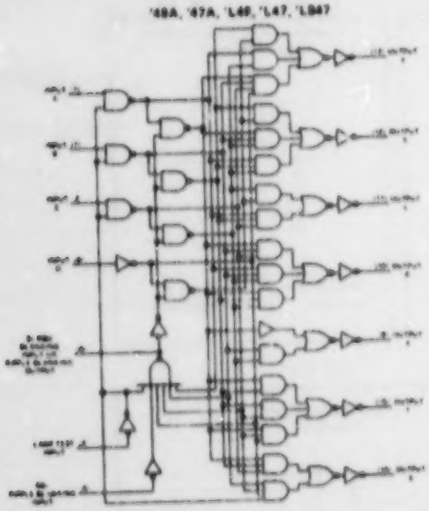
'49, 'LS49
FUNCTION TABLE

DECIMAL OR FUNCTION	INPUTS					OUTPUTS							NOTE
	D	C	B	A	BI	a	b	c	d	e	f	g	
0	L	L	L	L	H	H	H	H	H	H	H	L	1
1	L	L	L	H	H	L	H	H	L	L	L	L	
2	L	L	H	L	H	H	H	L	H	H	L	H	
3	L	L	H	H	H	H	H	H	H	L	L	H	
4	L	H	L	L	H	L	H	H	L	L	H	H	
5	L	H	L	H	H	H	L	H	H	L	H	H	
6	L	H	H	L	H	L	L	H	H	H	H	H	
7	L	H	H	H	H	H	H	H	L	L	L	L	
8	H	L	L	L	H	H	H	H	H	H	H	H	
9	H	L	L	H	H	H	H	H	L	L	H	H	
10	H	L	H	L	H	L	L	L	H	H	L	H	
11	H	L	H	H	H	L	L	H	H	L	L	H	
12	H	H	L	L	H	L	H	L	L	L	H	H	
13	H	H	L	H	H	H	L	L	H	L	H	H	
14	H	H	H	L	H	L	L	L	H	H	H	H	
15	H	H	H	H	H	L	L	L	L	L	L	L	
BI	X	X	X	X	L	L	L	L	L	L	L	L	2

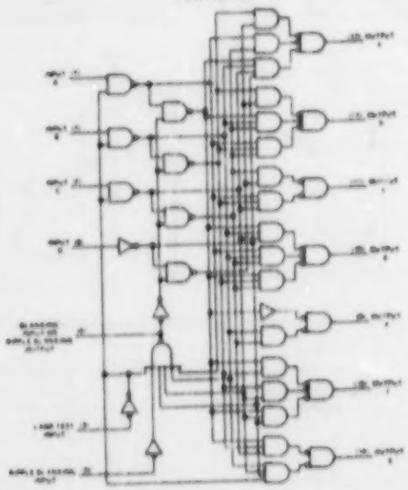
H = high level, L = low level, X = irrelevant
NOTES: 1. The blanking input (BI) must be open or held at a high logic level when output functions 0 through 15 are desired.
2. When a low logic level is applied directly to the blanking input (BI), all segment outputs are low regardless of the level of any other input.

functional block diagrams

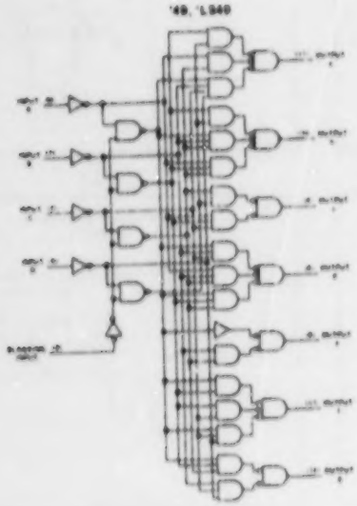
'48A, '47A, 'L46, 'L47, 'L847



'48, 'LS48



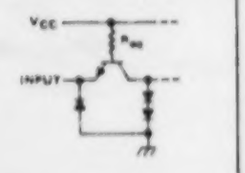
'49, 'LS49



schematics of inputs and outputs

'46A, '47A, '48, '49, 'L46, 'L47

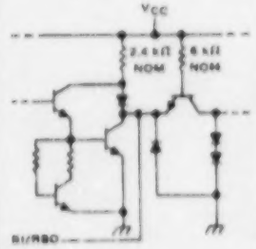
EQUIVALENT OF EACH INPUT EXCEPT BI/RBO



SN54'/SN74': R_{eq} = 8 kΩ NOM
SN54L'/SN74L': R_{eq} = 8 kΩ NOM

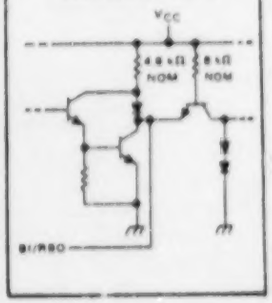
'46A, '47A, '48

EQUIVALENT OF BI/RBO



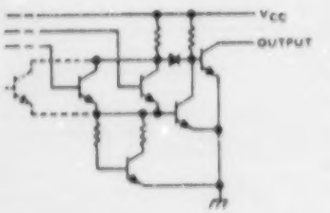
'L46, 'L47

EQUIVALENT OF BI/RBO



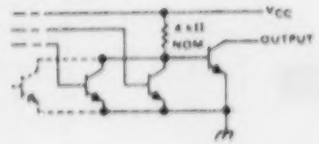
'46A, '47A

TYPICAL OF OUTPUTS a THRU g



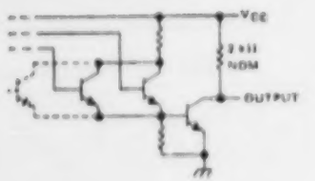
'L46, 'L47

TYPICAL OF OUTPUTS a THRU g



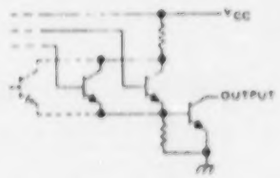
'48

TYPICAL OF OUTPUTS a THRU g



'49

TYPICAL OF ALL OUTPUTS



absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V_{CC} (see Note 1) . . . . . 7 V
Input voltage . . . . . 5.5 V
Operating free-air temperature range: SN5448 . . . . . −55°C to 125°C
SN7448 . . . . . 0°C to 70°C
Storage temperature range . . . . . −65°C to 150°C

NOTE 1: Voltage values are with respect to network ground terminal.

recommended operating conditions

		SN5448			SN7448			UNIT
		MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}		4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}	a thru g			−400			−400	μA
	BI/RBO			−200			−200	
Low-level output current, I_{OL}	a thru g			6.4			6.4	mA
	BI/RBO			8			8	
Operating free-air temperature, T_A		−55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER			TEST CONDITIONS†		MIN	TYP‡	MAX	UNIT
V_{IH}	High-level input voltage				2			V
V_{IL}	Low-level input voltage						0.8	V
V_{IK}	Input clamp voltage		V_{CC} = MIN, I_I = −12 mA				−1.5	V
V_{OH}	High-level output voltage	a thru g	V_{CC} = MIN, V_{IH} = 2 V, V_{IL} = 0.8 V, I_{OH} = MAX		2.4	4.2		V
		BI/RBO			2.4	3.7		
I_O	Output current	a thru g	V_{CC} = MIN, V_O = 0.85 V, input conditions as for V_{OH}		1.3	2		mA
V_{OL}	Low-level output voltage		V_{CC} = MIN, V_{IH} = 2 V, V_{IL} = 0.8 V, I_{OL} = MAX			0.27	0.4	V
I_I	Input current at maximum input voltage	Any input except BI/RBO	V_{CC} = MAX, V_I = 5.5 V				1	mA
I_{IH}	High-level input current	Any input except BI/RBO	V_{CC} = MAX, V_I = 2.4 V				40	μA
I_{IL}	Low-level input current	Any input except BI/RBO	V_{CC} = MAX, V_I = 0.4 V				−1.6	mA
		BI/RBO					−4	
I_{OS}	Short-circuit output current	BI/RBO	V_{CC} = MAX				−4	mA
I_{CC}	Supply current		V_{CC} = MIN, See Note 2	SN5448		53	70	mA
				SN7448		53	80	

†For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡All typical values are at V_{CC} = 5 V, T_A = 25°C.
NOTE 2: I_{CC} is measured with all outputs open and all inputs at 4.5 V.

switching characteristics, V_{CC} = 5 V, T_A = 25°C

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
t_{PHL}	Propagation delay time, high-to-low-level output from A input	C_L = 15 pF, R_L = 1 kΩ, See Note 5			100	ns
t_{PLH}	Propagation delay time, low-to-high-level output from A input				100	
t_{PHL}	Propagation delay time, high-to-low-level output from RBI input				100	ns
t_{PLH}	Propagation delay time, low-to-high-level output from RBI input				100	

NOTE 5: Load circuit and voltage waveforms are shown on page 3-10.

54/74 FAMILIES OF COMPATIBLE TTL CIRCUITS

PIN ASSIGNMENTS (TOP VIEWS)

AND-GATED J-K MASTER-SLAVE FLIP-FLOPS WITH PRESET AND CLEAR

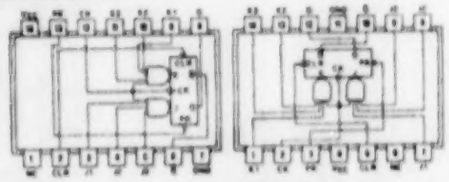
72

FUNCTION TABLE

INPUTS					OUTPUTS	
PRESET	CLEAR	CLOCK	J	K	Q	$\bar{Q}$
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H*	H*
H	H	⎍	L	L	Q_0	$\bar{Q}_0$
H	H	⎍	H	L	H	L
H	H	⎍	L	H	L	H
H	H	⎍	H	H	TOGGLE	

positive logic: $J = J1 \cdot J2 \cdot J3$, $K1 + K2 + K3$

See pages 6-46, 6-50, and 6-54



SN5472 (J) SN7472 (J, N) SN5472 (W)
SN54H72 (J) SN74H72 (J, N) SN54H72 (W)
SN54L72 (J) SN74L72 (J, N) SN54L72 (T)

NC – No internal connection

DUAL J-K FLIP-FLOPS WITH CLEAR

73

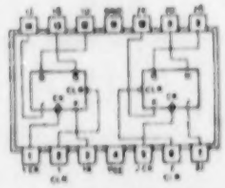
'73, 'H73, 'L73
FUNCTION TABLE

INPUTS				OUTPUTS	
CLEAR	CLOCK	J	K	Q	$\bar{Q}$
L	X	X	X	L	H
H	⎍	L	L	Q_0	$\bar{Q}_0$
H	⎍	H	L	H	L
H	⎍	L	H	L	H
H	⎍	H	H	TOGGLE	

'LS73A
FUNCTION TABLE

INPUTS				OUTPUTS	
CLEAR	CLOCK	J	K	Q	$\bar{Q}$
L	X	X	X	L	H
H	↓	L	L	Q_0	$\bar{Q}_0$
H	↓	H	L	H	L
H	↓	L	H	L	H
H	↓	H	H	TOGGLE	
H	H	X	X	Q_0	$\bar{Q}_0$

See pages 6-46, 6-50, 6-54, and 6-58



SN5473 (J, W) SN7473 (J, N)
SN54H73 (J, W) SN74H73 (J, N)
SN54L73 (J, T) SN74L73 (J, N)
SN54LS73A (J, W) SN74LS73A (J, N)

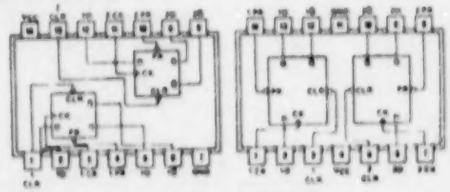
DUAL D-TYPE POSITIVE-EDGE-TRIGGERED FLIP-FLOPS WITH PRESET AND CLEAR

74

FUNCTION TABLE

INPUTS				OUTPUTS	
PRESET	CLEAR	CLOCK	D	Q	$\bar{Q}$
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H*	H*
H	H	↑	H	H	L
H	H	↑	L	L	H
H	H	L	X	Q_0	$\bar{Q}_0$

See pages 6-46, 6-50, 6-54, and 6-58



SN5474 (J) SN7474 (J, N) SN5474 (W)
SN54H74 (J) SN74H74 (J, N) SN54H74 (W)
SN54L74 (J) SN74L74 (J, N) SN54L74 (T)
SN54LS74A (J, W) SN74LS74A (J, N)
SN54S74 (J, W) SN74S74 (J, N)

See explanation of function tables on page 3-8.

*This configuration is nonstable; that is, it will not persist when preset or clear inputs return to their inactive (high) level. Furthermore, the output levels of the 'LS74A in this configuration are not guaranteed to meet the minimum levels for V_{OH} if the lows at preset and clear are near V_{IL} maximum.

recommended operating conditions

	SERIES 54/74	'70			'72, '73, '76, '107			'74			'109			'110			'111			UNIT
		MIN	NOM	MAX	MIN	NOM	MAX	MIN	NOM	MAX	MIN	NOM	MAX	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	Series 54	4.5	5	5.5	4.5	5	5.5	4.5	5	5.5	4.5	5	5.5	4.5	5	5.5	4.5	5	5.5	V
	Series 74	4.75	5	5.25	4.75	5	5.25	4.75	5	5.25	4.75	5	5.25	4.75	5	5.25	4.75	5	5.25	V
High-level output current, I_{OH}				−400			−400			−400			−800			−800			−800	μA
Low-level output current, I_{OL}				16			16			16			16			16			16	mA
Pulse width, t_w	Clock high	20			30			30			20			25			25			ns
	Clock low	30			47			37			20			25			25			ns
	Preset or clear low	25			25			30			20			25			25			ns
Input setup time, t_{su}		20↑			0↓			20↑			10↑			20↑			0↑			ns
Input hold time, t_h		5↑			0↓			5↑			6↑			5↑			30↑			ns
Operating free-air temperature, T_A	Series 54	−55		125	−55		125	−55		125	−55		125	−55		125	−55		125	°C
	Series 74	0		70	0		70	0		70	0		70	0		70	0		70	°C

↑↓ The arrow indicates the edge of the clock pulse used for reference: ↑ for the rising edge, ↓ for the falling edge.

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER		TEST CONDITIONS†	'70			'72, '73, '76, '107			'74			'109			'110			'111			UNIT
			MIN	TYP‡	MAX	MIN	TYP‡	MAX	MIN	TYP‡	MAX	MIN	TYP‡	MAX	MIN	TYP‡	MAX	MIN	TYP‡	MAX	
V_{IH} High-level input voltage			2			2			2			2			2			2			V
V_{IL} Low-level input voltage					0.8			0.8			0.8			0.8			0.8			0.8	V
V_{IK} Input clamp voltage		V_{CC} = MIN, I_I = −12 mA			−1.5			−1.5			−1.5			−1.5			−1.5			−1.5	V
V_{OH} High-level output voltage		V_{CC} = MIN, V_{IH} = 2 V, V_{IL} = 0.8 V, I_{OH} = MAX	2.4	3.4		2.4	3.4		2.4	3.4		2.4	3.4		2.4	3.4		2.4	3.4		V
V_{OL} Low-level output voltage		V_{CC} = MIN, V_{IH} = 2 V, V_{IL} = 0.8 V, I_{OL} = 16 mA		0.2	0.4		0.2	0.4		0.2	0.4		0.2	0.4		0.2	0.4		0.2	0.4	V
I_I Input current at maximum input voltage		V_{CC} = MAX, V_I = 5.5 V			1			1			1			1			1			1	mA
I_{IH} High-level input current	D, J, K, or $\bar{K}$	V_{CC} = MAX, V_I = 2.4 V			40			40			40			40			40			40	μA
	Clear				80			80			120			160			160			80	μA
	Preset				80			80			80			80			160			80	μA
	Clock				40			80			80			80			40			120	μA
I_{IL} Low-level input current	D, J, K, or $\bar{K}$	V_{CC} = MAX, V_I = 0.4 V			−1.6			−1.6			−1.6			−1.6			−1.6			−1.6	mA
	Clear *				−3.2			−3.2			−3.2			−4.8			−3.2			−3.2	mA
	Preset *				−3.2			−3.2			−1.6			−3.2			−3.2			−3.2	mA
	Clock				−1.6			−3.2			−3.2			−3.2			−1.6			−4.8	mA
I_{OS} Short-circuit output current§	Series 54	V_{CC} = MAX	−20		−57	−20		−57	−20		−57	−30		−85	−20		−57	−20		−57	mA
	Series 74		−18		−57	−18		−57	−18		−57	−30		−85	−18		−57	−18		−57	mA
I_{CC} Supply current (Average per flip-flop)		V_{CC} = MAX, See Note 1		13	26		10	20		8.5	15		9	15		20	34		14	20.5	mA

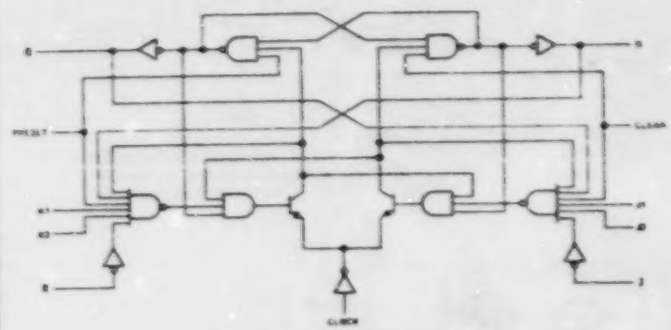
† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All typical values are at V_{CC} = 5 V, T_A = 25°C.
§ Not more than one output should be shorted at a time.
* Clear is tested with preset high and preset is tested with clear high.
NOTE 1: [illegible]

switching characteristics, V_{CC} = 5 V, T_A = 25°C

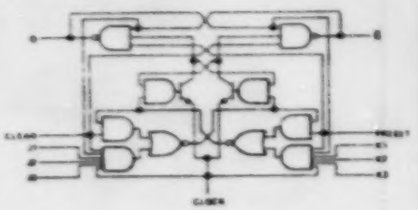
PARAMETER*	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	'70			'72, '73, '76, '107			'74			'100			'110			'111			UNIT
				MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
f_{max}			C_L = 15 pF, R_L = 400 Ω, See Note 2	20	35		15	20		15	25		25	33		20	25		30	35		MHz
t_{PLH}	Preset (as appropriate)	Q				50		16	25			25		10	15		12	20		12	18	ns
t_{PHL}						50		25	40			40		23	35		18	25		21	30	
t_{PLH}	Clear (as appropriate)	Q				50		16	25			25		10	15		12	20		17	18	ns
t_{PHL}						50		25	40			40		17	25		18	25		21	30	
t_{PLH}	Clock	Q or $\bar{Q}$			27	50		16	25		14	25		10	16		20	30		12	17	ns
t_{PHL}					18	40		25	40		30	40		19	28		13	20		20	30	

*f_{max} = maximum clock frequency, t_{PLH} = propagation delay time, low to high level output, t_{PHL} = propagation delay time, high to low level output.
NOTE 2: Load circuit and voltage waveforms are shown on page 3-16.

functional block diagrams



'70—GATED J-K WITH CLEAR AND PRESET

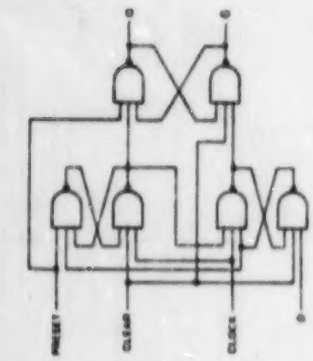


'72—GATED J-K WITH CLEAR AND PRESET

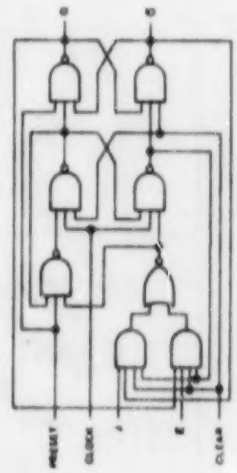
See following pages for:
'73—DUAL J-K WITH CLEAR
'74—DUAL D WITH CLEAR AND PRESET
'76—DUAL J-K WITH CLEAR AND PRESET
'107—DUAL J-K WITH CLEAR

'100—DUAL J-$\bar{K}$ WITH CLEAR AND PRESET
'110—GATED J-K WITH CLEAR AND PRESET
'111—DUAL J-K WITH CLEAR AND PRESET

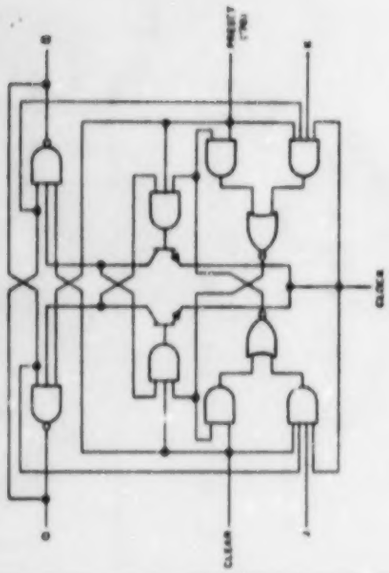
functional block diagrams (continued)



74—DUAL D WITH CLEAR AND PRESET



'109—DUAL J-K WITH CLEAR AND PRESET



73—DUAL J-K WITH CLEAR
76—DUAL J-K WITH CLEAR AND PRESET
'107—DUAL J-K WITH CLEAR

functional block diagrams (continued)

'111—DUAL J-K WITH CLEAR AND PRESET

'110—GATED J-K WITH CLEAR AND PRESET

schematics of inputs and outputs

COMMON CATHODE SEVEN SEGMENT DISPLAY

276-062

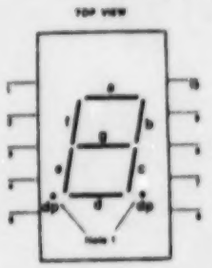
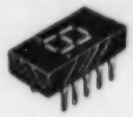
GENERAL DESCRIPTION

The 276-062 is a common cathode LED numeric display with decimal point. The large 0.3" high character size generates a bright, continuously uniform 7 segment display. It is designed for viewing distances up to 10 feet and provides a high contrast ratio and wide viewing angle. This single digit display can be mounted on a PC board or in a standard IC socket. It requires a forward voltage of 1.7 volts and is IC compatible.

APPLICATIONS

- Digital clocks
- Electronic calculators
- Credit card verifiers
- TV's
- Radios

ABSOLUTE MAXIMUM RATINGS

Power Dissipation T_A = 25°C	400 mW
Operating Temperature Range	-20°C to 85°C
Storage Temperature Range	-20°C to 85°C
Average Forward Current/Segment or Decimal Pt. T_A = 25°C	25 mA
Peak Forward Current/Segment or Decimal Pt. T_A = 25°C (Pulse Duration 500 µs)	150 mA
Reverse Voltage/Segment or Decimal Pt.	6 V
Max. Solder Temperature 1/16" Below Seating Plane (t≤5 sec.)	230°C

PIN CONNECTION